

# 基于 CH361 的 PCI 总线数据采集系统设计

葛学峰

(南京师范大学 物理科学与技术学院, 江苏 南京 210097)

[摘要] PCI 总线是一种高性能的计算机局部总线, 极大地扩展了 PC 机的数据传输能力, 但大多数的 PCI 接口芯片价格较贵且 PCI 配置空间设置烦琐. 介绍了一种简单、易用的基于 PCI 总线接口的数据采集硬件设计与软件设计方案, 给出了软件采集程序与硬件原理电路框图, 所介绍的 PCI 接口芯片 CH361 芯片解决了以上的局限. 该采集卡应用在低于 100 kHz 的信号检测过程中效果良好.

[关键词] PCI 总线, 数据采集, CH361

[中图分类号] TP336, [文献标识码] B, [文章编号] 1672-1292-(2004)04-0009-03

## 0 引言

PCI 总线 (Peripheral Component Interconnect) 是一种高性能 32/64 位地址数据复用局部总线, 最高数据吞吐量可达 132 Mb/s, 它适用于各种平台, 支持多处理器和并发工作, 支持即插即用功能, 新的 PC 机规范业已淘汰 ISA 总线接口, PCI 总线设计数据采集系统已成为虚拟仪器设计的唯一选择. 由于 PCI 总线协议比较复杂, 实现其接口比较困难, 众多厂家推出了 PCI 接口处理芯片, 如 AMCC 公司的 AMCCS9XX 系列以及 PLX 公司的 PCI905X 系列<sup>[1]</sup>. 相比之下, CH361 系列芯片价格低廉, 简单易用, 能完成 PCI 到 ISA 逻辑接口的映射, 可以方便地实现 PCI 总线至 ISA 总线的桥接, 大大缩短了 PCI 卡的开发周期, 提高了开发效率.

## 1 CH361 芯片

### 1.1 特点

CH361 向用户提供 ISA 总线的逻辑接口 (在 CH361 中称为本地端), 支持 I/O 端口映射和扩展 ROM 映射, 屏蔽了 PCI 协议的细节, 易于制作低成本的基于 PCI 总线的计算机板卡, 可以更方便地实现原先基于 ISA 总线板卡到 PCI 总线的移植.

CH361 可以向用户提供 240 个字节 I/O 地址空间 (用 A0~A7 来寻址, 偏移地址从 00~0EF), 8 位并行数据线, 完全可以用来代替 ISA 总线进行数据采集卡的设计.

此外, CH361 特点还有: 提供 8KB 或 32KB 的扩展 ROM 地址, 支持 SRAM、FLASH 的读写; 内置

驱动, 可驱动 I<sup>2</sup>C 设备; 内置 4  $\mu$ s 至 1 ms 的硬件计时单元, 用于延时参考.

和其它 PCI 接口芯片相比, 最大方便在于不需要外接串行 EEROM 进行配置空间, CH361 默认的配置空间就可以实现 I/O 访问, 根据不同工作模式只需在数据线上外接下拉电阻即可实现配置.

### 1.2 应用原理框图

应用框图如图 1 所示.

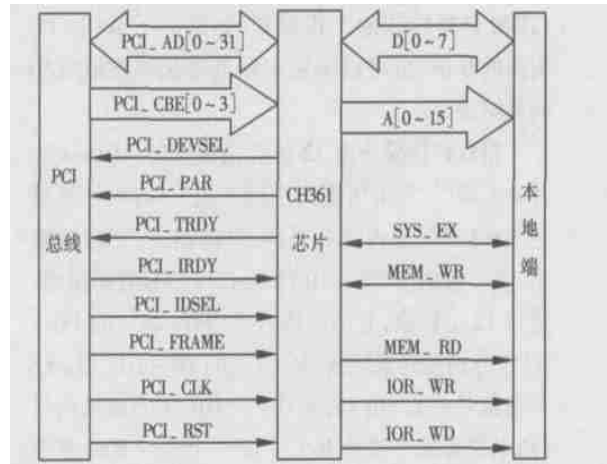


图 1 CH361 典型应用框图

### 1.3 工作模式

工作模式用来设定 CH361 引脚下的复用情况、设备标识、I/O 存取速度以及扩展 ROM 的容量. 模式设定通过在复位时读取 D0~D7 状态来设置, D0~D7 默认是高电平, 可接下拉电阻变成低电平, 复位时 CH361 读取 8 位数据线的状态, 在复位后的 1  $\mu$ s 内一次性设定工作模式及参数并存入配置空间 40~42 H 处.

## 2 系统硬件设计

电路框图如图 2 所示.

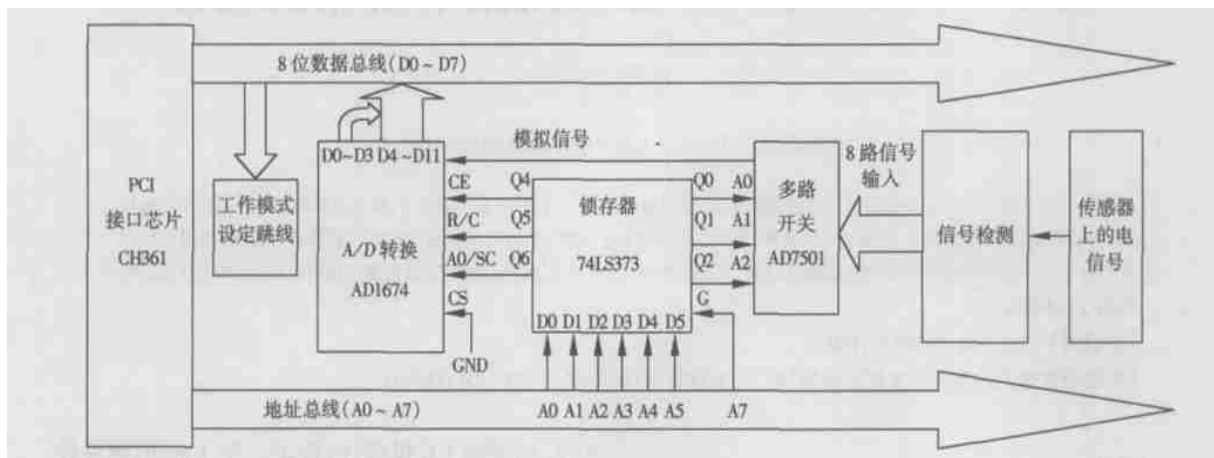


图 2 采集卡硬件电路原理框图

采集卡的电路框图如图 2 所示. 功能模块有 PCI 接口芯片模块、模数转换模块、控制模块、信号检测模块、传感器模块.

PCI 接口芯片模块由 CH361 芯片承担, 安装好 CH361 驱动程序, CH361 就可以进行 I/O 口读写操作, 采用软件延时的方法来读取 A/D 转换结果, CH361 选择默认的工作模式, 如果为了节约 CPU 资源的开销, 也可以采用中断的办法来读取 A/D 转换结果.

模数转换模块由 12 位转换精度的 AD1674 芯片来实现<sup>[2]</sup>, 它采用逐次比较方式工作, 采样率可达 100 KSPS, 片内带有采样/保持器, 三态缓冲输出. 在本应用中, 使 AD1674 的 12/8 信号管脚接地, 进行 12 位转换, 分两次读入到内存, 芯片的 D0~D3 位分别接到系统数据总线上的 D8~D11 位; CS 片选信号接地, 由 CE 来作为 AD1674 的启动信号 (高电平有效), 当给 R/C 引脚一个至少 50ns 宽度的低电平脉冲就触发 AD 转换; A0/SC 引脚在转换期间为低电平表示进行 12 位转换而高电平表示 8 位转换, 在读转换结果期间低电平表示读转换结果的高 8 位而高电平表示读低 4 位+ 高 4 位补 0. 当转换结束后 (可采用查询 STS 引脚电平或采用延时等待或中断的办法来确定转换是否完毕), 给 R/C 引脚一个至少 50ns 宽度的高电平脉冲就可以开始读数了.

控制模块由锁存器 74LS373 来锁存控制信息, 控制信息的输入具体过程是: 锁存器的 G 信号引脚由地址线 A7 来控制, 高电平时可以打入控制字 A0~A6, 一直保持到下一次高电平到来之前, 其输

出 Q0、Q1、Q2 分别接到多路电子开关 AD7501 的 A2、A1、A0 引脚进行 3/8 译码, 实现动态 8 通道模拟信号输入; Q4、Q5、Q6 分别接 AD1674 的 CE、R/C、A0/AC 端, 用于控制 AD 转换与读数控制. 对 AD1674 的控制信息的打入以及控制字的内容是通过 I/O 读命令能够产生地址期的高低电平实现的, A7 为高电平表示向锁存器输入控制字, A7 为低电平表示来读写 I/O 口数据.

信号检测模块由 I/V、Ω/V 等变换电路、电荷放大器、数据放大器、高精度微弱信号检测放大电路等作为数据前端处理, 要根据不同的具体应用进行选择.

传感器模块根据不同的应用的要求进行选择.

数据传输可采用查询、中断和 DMA 传输等方法, 由于 AD1674 的转换典型时间为 9 μs, 最大值为 10 μs. 在本设计中, 我们采用定时的方法来实现数据传输, 即启动 AD 转换时同时也启动 CH361 定时单元进行定时 10 μs (通过调用动态链接库 Ch361DelayUS() 函数来实现), 这样确保 AD1674 一次模数转换完成, 定时一到, 即可进行数据传输, 利用 CH361 的硬件定时功能, 实现了类似中断传输方式的功能.

## 3 软件设计

驱动程序的安装: CH361 提供了芯片的驱动程序, 当把板卡第一次插到 PCI 槽中, 需要安装驱动程序, 只需按提示, 点击 ch361. dll、ch361wdm. sys、ch361wdm. inf 所在目录, 然后按确定就可以完成驱动程序的安装.

数据采集流程如图 3 所示.

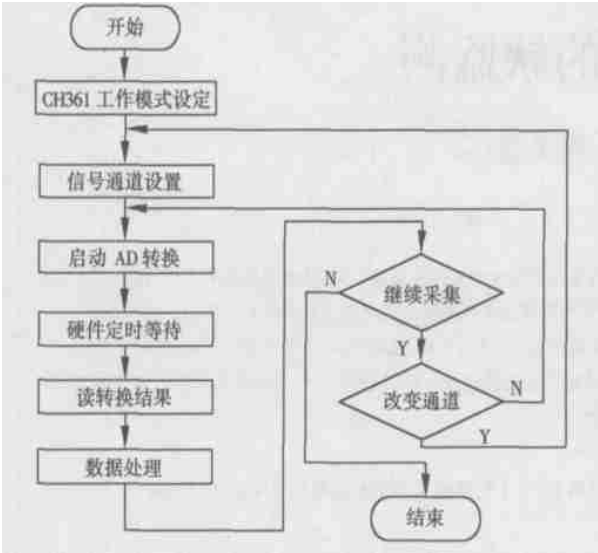


图 3 采集流程图

采集程序如下:

```
main{
unsigned int Reset= 0xdc80, Start= 0xdc90, set_ high= 0xdcb0,
set_ low= 0xdcf0;
unsigned int Read_ high= 0xdc30, Read_ low= 0xdc70;
//0xdc00 是系统分配给 ch361 的地址
inp(Reset);    // 设置了信号通道 0、12 位转换、启动转换
条件
inp(Start);    // 转换开始
Ch361DelayUS(10)    // 循环等待 10μs; AD1674 转换时间
典型值为 9μs, 最大值为 10μs
inp( Set_ high);    // 准备读转换结果高 8 位
result_ high= ~ inp( Read_ high);    // 读高 8 位控制字
```

```
inp( Set_ low);    // 准备读转换结果低 4 位
result low= ~ inp( Read_ low);    // 读低 4 位
result= + ( 10.0* ( result_ low/ 16+ result_ high* 16) / ( 4096.0-
1.0));    // 还原成 12 位数据
{数据处理过程};
}
```

实验数据见表 1.

表 1 模拟输入电压与数据采集电压比较

模拟输入 电压/V	数字采集 电压/V	模拟输入 电压/V	数字采集 电压/V
0	0	1.605	1.606
0.175	0.175	1.772	1.787
0.323	0.327	1.920	1.919
0.490	0.488	2.088	2.095
0.639	0.639	2.225	2.261
0.808	0.810	2.402	2.407
0.953	0.957	2.570	2.573
1.123	1.123	2.719	2.725
1.293	1.296	2.888	2.891
1.457	1.457	3.059	3.062

本应用电路简单, 芯片屏蔽了复杂的 PCI 协议, 容易设计, 成本较低, 能快速开发 PCI 总线的信号采集卡, 实际使用效果很好, 实测误差小.

[ 参考文献]

[1] 李世平, 韦增亮, 戴凡. PC 计算机测控技术及应用 [M]. 西安: 电子科技大学出版社, 2003. 26 - 27.  
[2] 王士元, 吴芝芳. IBM PC/XT 接口技术及其应用 [M]. 天津: 南开大学出版社, 1991. 558 - 563.  
[3] 沁恒电子有限公司. PCI 总线接口芯片 CH365 芯片手册 [Z]. 南京: 沁恒电子在限公司, 2003.

Design of Data Sampling System Based on PCI Bus of CH365

GE Xuefeng

(School of Physical Science and Technology, Nanjing Normal University, Nanjing 210097, China)

**Abstract:** The peripheral component interconnect (PCI) bus, which is a high performance local bus of the computer, has increased the capability of data transfer greatly. Most of the chips of PCI bus are not only expensive but also complicated in PCI configuration. CH361 chips have solved these problems. This paper introduces the design of hardware and software about data sampling based on PCI with the programs of data sampling and principle circuits of the hardware. This data sampling card works well in detecting the signal whose frequency is less than 100 kHz.

**Key words:** PCI, data sampling, CH361

[ 责任编辑: 严海琳]