

基于信号完整性分析的 PCB 电路辐射噪声抑制方法

娄鑫霞 赵 阳 陈雪丽 张宇环 何雄峰

(南京师范大学 电气与自动化工程学院 江苏 南京 210042)

[摘要] 针对高速数字电路产生的辐射噪声,利用电磁场散射参数方法建立了 PCB 信号传输模型,分析了因信号振铃波产生的辐射噪声。此外,利用 CST 软件提取电路电磁参数,建立相应的等效电路模型,据此对 PCB 特征阻抗进行终端匹配,有效改善了信号传输特性。理论分析与实验结果表明,采用此方法对某型高清助视器 USB 端口(主频 480MHz)进行阻抗匹配,改善了传输线信号完整性,降低了该设备的辐射噪声,最大可达 12dB μ V/m 且满足 GB 9254 标准。

[关键词] 辐射噪声,信号完整性,噪声抑制,散射参数,阻抗匹配

[中图分类号] TP337; TN41 **[文献标志码]** A **[文章编号]** 1672-4292(2012)02-0028-04

Radiated EMI Noise Mitigation Based on Signal Integrity Applied for PCB

Lou Xinxia, Zhao Yang, Chen Xueli, Zhang Yuhuan, He Xiongfeng

(School of Electrical and Automation Engineering, Nanjing Normal University, Nanjing 210042, China)

Abstract: Signal transmission modal was established by using scattering parameter method for the radiated noise of high speed digital circuit. Mechanism of radiated noise generated by signal ringing wave was analyzed. Furthermore, PCB electromagnetic parameters were extracted by employing CST software, and the equivalent circuit was presented. Signal transmission was improved after matching the characteristic impedance of PCB. Theory analysis and experiment results show that signal (basic frequency was 480 MHz) in USB cable of HD visual aids was improved. Radiated noise was decreased 12 dB μ V/m and can meet GB 9254.

Key words: radiated noise, signal integrity, noise mitigation, scattering parameter, impedance matching

近年来,通讯技术、计算机技术的发展越来越快,高速数字电路在设计中的运用越来越多,数字接入设备的交换能力已从百兆、千兆发展到几十千兆^[1-3]。因此,高速数字电路设计对信号完整性技术的需求越来越迫切。综合地运用信号完整性技术可以有效缩短研发周期、降低产品成本、降低研发成本、提高产品性能、提高产品可靠性^[4-5]。信号具有良好的完整性是指当在需要的时候,具有所需达到的电压电平数值。信号完整性不理想不是由某一因素导致的,而是由设计中多种因素共同引起的。特别是在高速电路中,使用的芯片切换速度过快、端接元件布设不合理、电路的互联不合理等都会引起信号的完整性问题^[6-10]。

有鉴于此,本文阐述了信号完整性机理,运用 CST 软件对 USB 接口进行仿真及电磁参数提取,并以高清助视器中 USB 接口电路阻抗失配问题为例进行分析,并参考 CST 仿真得到的特性阻抗 Z_0 对 USB 端口进行阻抗匹配,实验结果表明该方法不仅提高了设备的信号完整性,也解决了辐射电磁干扰超标的问题。

1 信号完整性机理分析

在高速印刷电路板 PCB(Print Circuit Board)中,数字逻辑电路的频率达到 50 MHz 以上,因此需要考虑信号的反射、透射以及 PCB 线路的特性阻抗等。反射信号产生的主要是由于过长的走线、未被匹配终端的传输线、过量电容或电感及阻抗失配等原因。信号在传输线上传输时,若高速 PCB 上传输线的特性阻抗与信号的源端阻抗或负载阻抗不匹配,信号将会发生反射,使信号波形出现上冲、下冲和由此导致的振铃现象。

收稿日期: 2012-02-28.

基金项目: 江苏省自然科学基金(BK2011789)、毫米波国家重点实验室开放基金(K201106)。

通讯联系人: 赵 阳,教授,博士生导师,研究方向: 电磁兼容. E-mail: zhaoyang2@njnu.edu.cn

若某一高速 PCB 线路某一部分的特征阻抗失配, 将失配部分分为 3 段, 如图 1 所示. 其中, 每段的特征阻抗为 $Z_i (i = 1, 2, 3)$; 电磁波从分段 i 入射到分段 j 时的反射系数和透射系数 ($i, j = 1, 2, 3$ 且 $i \neq j$) 分别为 R_{ij} 、 T_{ij} . 若采用归一化场强, 则在界面 1 上, 一次透射中电磁波传输时的反射波和透射波 ρ_{11} 、 Γ_{11} 分别为:

$$\rho_{11} = R_{12} = \frac{Z_2 - Z_1}{Z_2 + Z_1}, \quad \Gamma_{11} = T_{12} = 1 + R_{12}, \quad (1)$$

其中, γ 为材料的传输常数.

在界面 2 上, 电磁波在界面 2 传输时的反射波和透射波 ρ_{12} 、 Γ_{12} 为:

$$\rho_{12} = R_{23}(T_{12}e^{-\gamma l}), \quad \Gamma_{12} = T_{23}(T_{12}e^{-\gamma l}). \quad (2)$$

以此类推, 考虑 n 次透射时, 电磁波在界面 2 上的透射波 Γ_{n2} 为:

$$\Gamma_{n2} = T_{12}T_{23}(R_{21}R_{23})^{n-1}e^{-(2n-1)\gamma l}. \quad (3)$$

由式 (3) 得出上述高速 PCB 线路总的透射波 Γ 为:

$$\Gamma = \frac{T_{12}T_{23}e^{-\gamma l}}{1 - R_{21}R_{23}e^{-2\gamma l}}. \quad (4)$$

根据上式, 当 PCB 线缆特征阻抗失配时, 时钟信号或射频传输信号入射后会产生多次反射, 并激起信号主频的高次谐波在电路中振荡, 从而大大降低了设备的信号完整性, 增强了 EMI 噪声.

为解决阻抗失配问题, 提高设备的信号完整性, 一般需要对阻抗失配线路进行阻抗匹配. 线路终端的匹配方式主要有 3 种: (a) 终端电阻并联匹配; (b) 终端阻容式并联匹配; (c) 始端串联匹配. 具体端接方法和匹配阻抗大小如下图 2 所示.

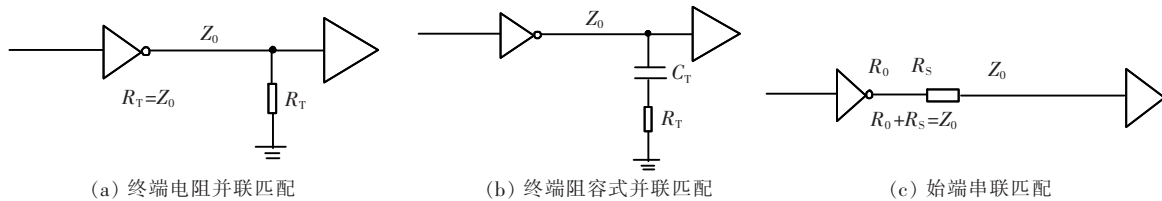


图 2 终端匹配的 3 种常用端接方式

Fig.2 Three common termination methods of the termination

2 信号完整性仿真

根据上文的分析, 为获得线路特性阻抗 Z_0 , 本文选用 CST 仿真软件进行线路仿真和电磁参数 (LC) 提取. CST 软件是一款 3D 的仿真软件, 与其他仿真软件相比, 具有功能强大、模块很多和适用性很广等优点.

下面给出 CST 对 USB 接口进行仿真的具体步骤. 首先, 在 CST 仿真软件中构建 USB 接口的模型, 如图 3 所示. 该模型为铜质圆柱形导线, 导体下端为铜质接地平面. 其中铜质导线的长度为 100 mm, 直径为 1 mm, 导线间轴心间距为 2 mm; 接地平面的长为 120 mm, 宽为 16 mm, 高为 0.5 mm. 铜质导线轴心平面与接地平面的距离为 4 mm; 铜质材料的相对磁导率为 1, 相对电导率为 5.8×10^7 S/m; 此外, 导线中信号的传输主频为 50 MHz.

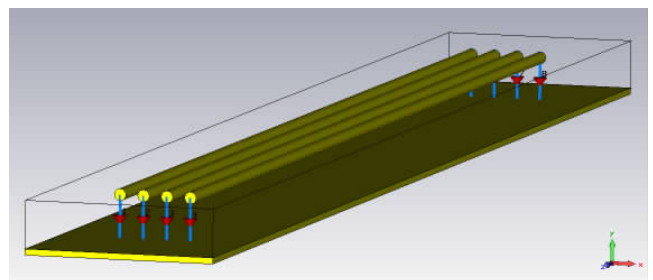


图 3 USB 接口传输线 CST 仿真模型

Fig.3 Simulation model of the USB interface by CST

设置好基本的参数后即可对该传输线模型进行电磁参数提取. 仿真出的 L 与 C 参数矩阵如下所示, 其中 L 和 C 分别为传输线的自感和互容:

$$L = \begin{pmatrix} 3.974\,653 \times 10^{-9} & 4.099\,612 \times 10^{-11} & 2.464\,411 \times 10^{-10} & 1.575\,389 \times 10^{-10} \\ 4.099\,612 \times 10^{-11} & 4.113\,177 \times 10^{-9} & 4.194\,101 \times 10^{-10} & 2.464\,400 \times 10^{-10} \\ 2.464\,411 \times 10^{-10} & 4.194\,101 \times 10^{-10} & 4.113\,177 \times 10^{-9} & 4.099\,598 \times 10^{-11} \\ 1.575\,389 \times 10^{-10} & 2.464\,400 \times 10^{-10} & 4.099\,598 \times 10^{-11} & 3.974\,714 \times 10^{-9} \end{pmatrix},$$

$$C = \begin{pmatrix} 7.008\,599 \times 10^{-8} & 1.635\,349 \times 10^{-11} & 4.532\,539 \times 10^{-10} & 3.399\,574 \times 10^{-10} \\ 1.635\,349 \times 10^{-11} & 7.124\,103 \times 10^{-8} & 3.645\,080 \times 10^{-10} & 4.496\,557 \times 10^{-10} \\ 4.532\,539 \times 10^{-10} & 3.645\,080 \times 10^{-10} & 7.368\,302 \times 10^{-8} & 1.681\,172 \times 10^{-11} \\ 3.399\,574 \times 10^{-10} & 4.496\,557 \times 10^{-10} & 1.681\,172 \times 10^{-11} & 7.149\,843 \times 10^{-8} \end{pmatrix}.$$

仿真出 L 与 C 的参数之后,根据公式(1)可知该传输线的特性阻抗 Z_0 约为 $16\,\Omega$.

3 实验结果与分析

某型高清助视器的 USB 端口实验图如图 4 所示. 根据图 2 给出的 3 种端接方式,实验选用第一种方法进行匹配. 该方法中,匹配阻抗的大小即为传输线特性阻抗的大小,因此,可选择在 USB 的 4 根传输线分别端接 $16\,\Omega$ 进行匹配.

高清助视器的原理是将采集到的图像通过 USB 传输电脑中显示出来. 实验中,通过示波器读出该 USB 接口的输出波形. 未加终端匹配电阻时,USB 的输出波形如图 5(a) 所示;将 USB 的 4 根传输线分别匹配了 $16\,\Omega$ 的电阻后,输出波形如图 5(b) 所示. 对比可见,在低电平时,图 5(a) 中的信号比较杂乱,有明显的尖峰. 进行阻抗匹配后,图 5(b) 中信号低电平处的尖峰明显减小,信号波形趋于平稳. 实验结果表明,采用上述方法后,该 USB 端口信号完整性有显著提高.

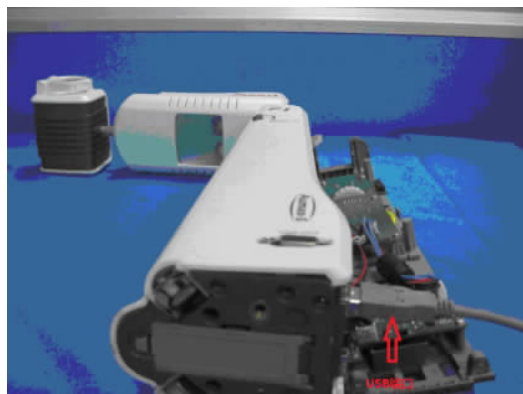
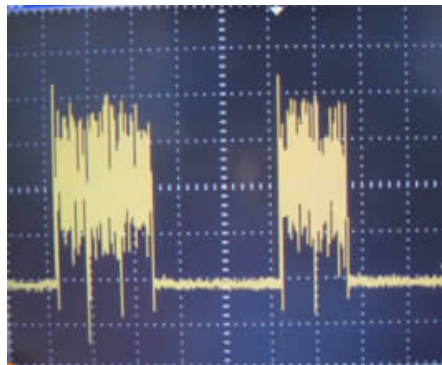


图 4 高清助视器的 USB 端口实验图

Fig.4 HD monitor's USB port test figure



(a) 端接匹配阻抗前的输出波形



(b) 端接匹配阻抗后的输出波形

图 5 USB 端接匹配电阻前后输出波形对比

Fig.5 The output waveform contrast before and after terminating matched resistors in USB

将整改前后的设备在 $3\,\text{m}$ 暗室中进行测量,测量结果如图 6 所示. 对比图(a)和(b),根据 GB 9254 Class B 标准发现,图(a)中该设备在 $105\,\text{MHz}$ 、 $480\,\text{MHz}$ 、 $820\,\text{MHz}$ 、 $960\,\text{MHz}$ 等频点处的辐射 EMI 均超标;进行阻抗匹配后,超标频点的辐射噪声均有所降低,最大降幅可达 $10\,\text{dBuV/m}$ 以上,且满足标准. 可见,阻抗匹配法不仅提高了设备的信号完整性,也解决了电磁兼容辐射超标问题. 本实验验证了运用 CST 软件提取的电磁参数的正确性,以及端接匹配电阻方法的有效性.

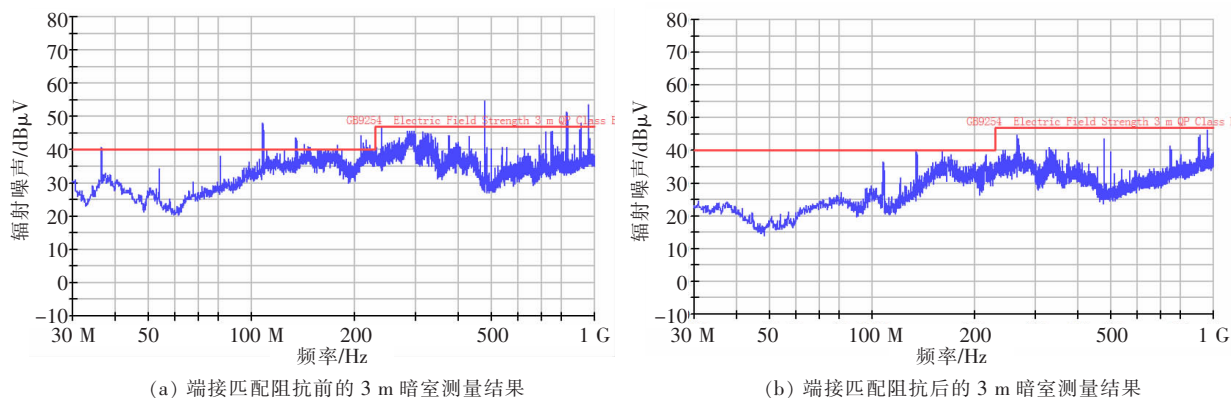


图 6 USB 接口阻抗匹配前后 3 m 暗室测量结果对比

Fig.6 The measurements contrast of 3 m anechoic chamber before and after terminating matched resistors in USB

4 结论

信号完整性问题是高速数字电路设计中非常重要的问题之一,只有解决好高速设计中的信号完整性,高速系统才能准确、稳定地工作。本文主要对信号完整性中的阻抗失配问题进行研究,并以高清助视器中 USB 端口为实验,运用 CST 软件对其进行仿真和电磁参数提取,快速求解出传输线特性阻抗 Z_0 ,从而在 USB 端口端接合适的匹配电阻。该软件的运用大大缩短了硬件调试时间,提高了工作效率,节约了设计成本。

[参考文献] (References)

- [1] Wang Dianhong, Zhou Xin. High-speed timing signal integrity and clock termination study [J]. Electronic Measurement Technology, 2007, 30(3): 25-28.
- [2] Schuster C, Fichtner W. Parasitic modes on printed circuit boards and their effects on EMC and signal integrity [J]. Electromagnetic Compatibility, IEEE Transactions on, 2001, 43(4): 416-425.
- [3] Jun Fan, Xiaoning Ye, Jingook Kim, et al. Signal integrity design for high-speed digital circuits: Progress and directions [J]. Electromagnetic Compatibility, IEEE Transactions on, 2010, 52(2): 392-400.
- [4] Kim J, Li E. Special issue on PCB level signal integrity, power integrity, and EMC [J]. Electromagnetic Compatibility, IEEE Transactions on, 2010, 52(2): 246-247.
- [5] 张利芬. 时钟系统信号完整性的实际案例分析 [J]. 计算机工程, 2008, 34(S1): 96-99.
Zhang Lifan. Analysis of case for clock system's signal integrity [J]. Computer Engineering, 2008, 34(S1): 96-99. (in Chinese)
- [6] 刘学观, 江盼盼, 郭辉萍, 等. 高速数字信号在 PCB 中的传输特性分析 [J]. 电波科学学报, 2009, 24(3): 498-502.
Liu Xueguan, Jiang Panpan, Guo Huiping, et al. Transmission characteristics of high-speed digital signal in PCB [J]. Chinese Journal of Radio Science, 2009, 24(3): 498-502. (in Chinese)
- [7] Li Ding, Blaauw D, Mazumder P. Accurate crosstalk noise modeling for early signal integrity analysis [J]. Computer-Aided Design of Integrated Circuits and Systems, IEEE Transactions on, 2003, 22(5): 627-634.
- [8] Simovich S, Mehrotra S, Franzon P, et al. Delay and reflection noise macromodeling for signal integrity management of PCBs and MCMs [J]. Components, Packaging, and Manufacturing Technology, Part B: Advanced Packaging, IEEE Transactions on, 1994, 17(1): 15-21.
- [9] 厉科立, 景占荣, 严会会. 基于 HyperLynx 的 FPGA 系统信号完整性仿真分析 [J]. 现代电子技术, 2011, 34(8): 144-148.
Li Keli, Jing Zhangrong, Yang Huihui. Signal integrity simulation analysis of FPGA system based on hyperLynx [J]. Modern Electronics Technique, 2011, 34(8): 144-148. (in Chinese)
- [10] 韩博, 苏小保. CST MWS 软件模拟三维螺旋线慢波结构 [J]. 电子学报, 2006, 36(9): 1711-1716.
Han Bo, Su Xiaobao. Computational simulation for helical slow-wave circuit by using CST MWS code [J]. Acta Electronica Sinica, 2006, 36(9): 1711-1716. (in Chinese)

[责任编辑: 刘健]