

DQPSK 调制解调系统的 FPGA 实现

冯雪峰, 禹永植

(哈尔滨工程大学信息与通信工程学院, 黑龙江 哈尔滨 150001)

[摘要] 调制解调是数字通信系统中不可或缺的一环, 而 FPGA 在数字通信系统中的应用也越来越广泛, 利用 FPGA 来设计调制解调系统是一种必然的趋势. 研究了四相相对相移键控(different quadrature phase shift keying, DQPSK)调制解调器在 FPGA 中的实现, 通过对调制系统和解调系统中的数控振荡器、快速傅里叶频偏估计、载波同步、位同步等模块的设计, 提出了一种抗多普勒频偏及相位模糊的 DQPSK 调制解调系统设计方案, 并在开发环境 Vivado 中进行了仿真, 仿真结果表明该方案能准确的实现对基带信号的调制解调.

[关键词] 四相相对相移键控, FPGA, 载波同步, Gardner 算法, 差分编解码

[中图分类号] TN911.72 **[文献标志码]** A **[文章编号]** 1672-1292(2021)02-0034-06

FPGA Implementation of DQPSK Modulation and Demodulation System

Feng Xuefeng, Yu Yongzhi

(School of information and communication engineering, Harbin Engineering University, Harbin 150001, China)

Abstract: Modulation and demodulation is an indispensable part of digital communication system, and FPGA has been more and more widely used in digital communication system, so it is an inevitable trend to design modulation and demodulation system with FPGA. This paper mainly studies the relative phase shift keying to four modem implementation in FPGA. Based on designing such modules as the numerical control oscillator, fast Fourier pressure impulses estimation, carrier synchronization, bit synchronization in the modulation and demodulation system, this paper proposes a doppler frequency offset and phase fuzzy DQPSK(different quadrature phase shift keying) modem system design scheme, and in the developmental environment, Vivado are simulated. The simulation results show that the proposed scheme can accurately realize the baseband signal demodulation.

Key words: DQPSK, FPGA, carrier synchronization, Gardner algorithm, differential encoding and decoding

数字相位调制方式具有较高的抗噪性能和较高的频带利用率且在衰落和多径现象的信道中也有较好效果^[1-2]. 四相相对相移键控(differential quadrature reference phase shift keying, DQPSK)作为多进制相位调制中的一种, 拥有抗相位模糊、频带利用率高、频谱特性好、电路实现简单、综合性价比高突出优点而成为卫星和有线电视等多种应用场景中的调制方式. 现场可编程门阵列(field programmable gate array, FPGA)具有功能强大, 开发方便快捷, 成本低, 可不断修改编程等特点, 将基带信号用 FPGA 芯片进行 DQPSK 的调制和解调, 可以最大化的减小成本和产品体积, 而且更加容易根据需求进行修改, 满足实际的工程需求^[3-5]. 本文在 FPGA 中设计了一种 DQPSK 调制解调系统实现方案, 并在 Vivado 中进行了行为仿真, 该方案具有较好的可行性^[6-8].

1 DQPSK 调制解调系统的整体设计

DQPSK 调制解调系统分为两大部分: DQPSK 调制和 DQPSK 解调, 如图 1 所示. DQPSK 调制包括数字控制振荡器(numerically controlled oscillator, NCO)模块、串/并转换模块、差分编码模块、成形滤波模块等^[9-10]. DQPSK 解调包括快速傅立叶变换(fast Fourier transform, FFT)频偏估计模块、载波同步模块、位同步模块、差分解码模块等.

收稿日期: 2020-07-09.

基金项目: 航空科学基金项目(201801P6001).

通讯作者: 禹永植, 硕士, 研究方向: 信号处理、基带信号的调制解调. E-mail: yuyongzhi@hrbeu.edu.cn

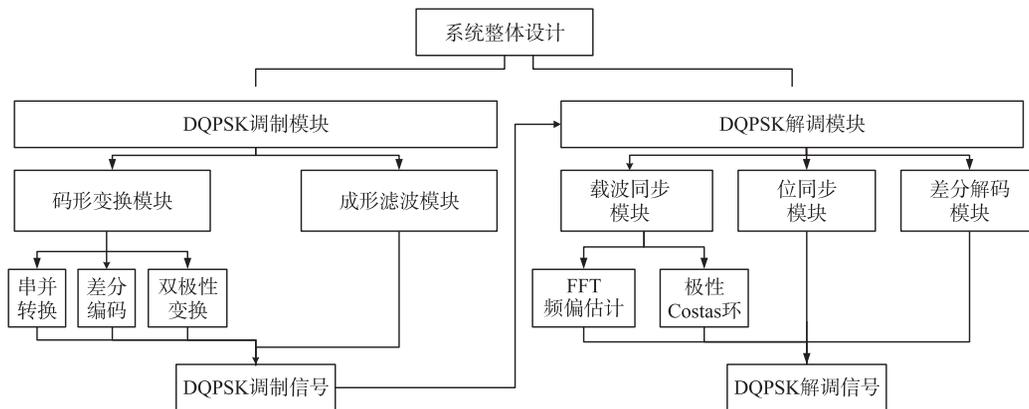


图 1 DQPSK 调制解调系统设计框图

Fig. 1 Design block diagram of DQPSK modulation and demodulation system

2 DQPSK 调制系统的原理及设计

数字相位调制技术即相移键控是一种载波相位随着基带信号的变化而在不同相位之间切换的调制方式. 而正交相移键控 (quadrature phase shift keying, QPSK) 是多进制调制技术中比较常用的, 它将每两个信息比特组合成一个码元, 可以看作是 I、Q 两路正交的二进制相移键控 (binary phase shift keying, BPSK) 信号调制后相加得到的, 因此在相同传输速率下, 拥有更高的频带利用率^[11-13]. QPSK 有 4 种不同的载波相位, 且有两种取值方案, 两种方案的相位相差 45° . QPSK 信号可表示为^[14-15]

$$S(t) = \left[\sum_n g(t - nT_s) \right] \cos(\omega_c t + \varphi_n). \quad (1)$$

ω_c 是调制载波频率; φ_n 是在第 n 个码元时基带信号代表的相位; T_s 是码元宽度; $g(t)$ 是码元的时域信号波形. 令 $I(t) = \sum g(t - nT_s) \cos(\varphi_n)$, $Q(t) = \sum g(t - nT_s) \sin(\varphi_n)$, 则有

$$S(t) = I(t) \cos(\omega_c t) - Q(t) \sin(\omega_c t). \quad (2)$$

为了克服 QPSK 调制传输解调时可能出现的相位 180° 变化, 衍生出了 DQPSK 相位调制方式. 首先对基带信号进行差分编码, 将绝对相位转换成相对相位再进行调制, 以解决相位翻转的情况. 再对差分编码后的数据进行极性变换、插值和成形滤波等处理. 最后将两路信号分别与载波信号相乘再相加得到已调信号. 本文的 DQPSK 信号调制流程框图如图 2 所示.

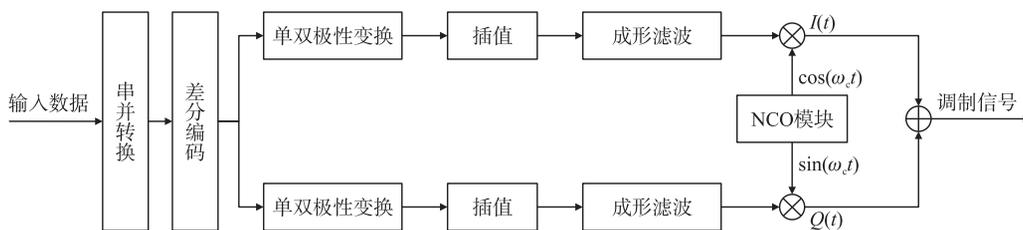


图 2 DQPSK 信号调制框图

Fig. 2 DQPSK signal modulation block diagram

将 DQPSK 调制系统在 Matlab 中和 Vivado 中实现并进行仿真, 定义系统采样频率为 8 MHz, 载波频率为 2 MHz, 码元速率为 1 MHz. 得到图 3 和图 4 分别为 Matlab 和 Vivado 中生成的 DQPSK 信号时序波形.

2.1 成型滤波模块

因为基带信号在时域上是有限的而在经过傅里叶变换后会在频谱上拥有无限的宽度, 这会延伸到其他码元, 造成码间串扰, 增加误码率. 成形滤波器可以消除码间串扰, 并且使调制信号在通带外快速衰减, 大大

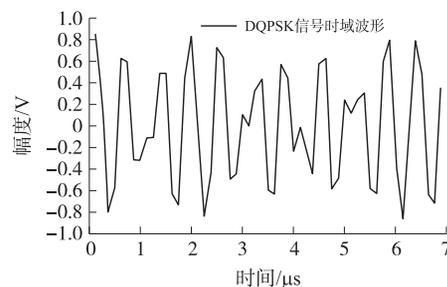


图 3 DQPSK 已调信号 Matlab 时序仿真

Fig. 3 Matlab timing simulation of DQPSK modulated signal

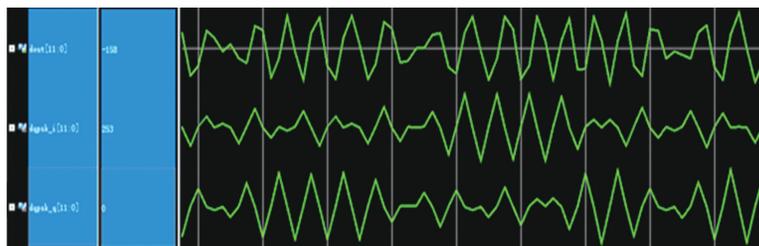


图 4 DQPSK 已调信号 FPGA 时序仿真

Fig. 4 FPGA timing simulation of DQPSK modulated signal

地提高频带利用率. 本文中选取平方根升余弦滚降滤波器作为成形滤波器,其频域传输函数为

$$H(f) = \begin{cases} T_s, & 0 \leq |f| \leq \frac{1-\alpha}{2T_s}, \\ \frac{T_s}{2} \left\{ 1 + \cos \left[\frac{\pi T_s}{\alpha} \left(|f| - \frac{1-\alpha}{2T_s} \right) \right] \right\}, & \frac{1-\alpha}{2T_s} \leq |f| \leq \frac{1+\alpha}{2T_s}, \\ 0, & |f| \geq \frac{1+\alpha}{2T_s}. \end{cases} \quad (3)$$

式中, α 为滚降系数取值范围为 $[0, 1]$, T_s 是码元持续时间, f 为信号频率. 随着 α 的增大, 时域波形的衰减越快, 带内的震荡变化越小, 但是占用的频带带宽越大. 本文综合考虑码间串扰与频带利用率, 选择滚降系数 α 为 0.6.

2.2 差分编解码模块

为了克服 QPSK 信号在传输和解调过程中的相位翻转问题, 使用差分编码将绝对码转换成相对码进行传输. 在差分编码中, 上一个时间输出的数字基带信号与这一个时间输入的数字基带信号有异或的关系, 可以根据真值表进行逻辑判断, 进行 Verilog 程序编写.

接收端显然也要将解调出来的相对码进行差分解码, 差分解码器的原理图如图 5 所示. 两路输入信号 c_k, d_k 分别与其前一码元 c_{k-1}, d_{k-1} 进行模二加, 再通过比较器来得到 $c_{k-1} \oplus d_{k-1}$ 的结果, 进而控制 a_k, b_k 的取值.

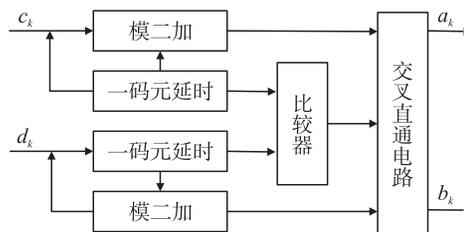


图 5 差分解码器原理图

Fig. 5 Schematic diagram of differential decoder

3 DQPSK 解调系统的原理及设计

通过 QPSK 解调可以将基带信号从高频 QPSK 调制信号中分离出来. 解调的方法基本上分为相干解调和非相干解调, 通常情况下相干解调的性能更好而非相干解调的电路更加简单. 在本文中的 DQPSK 解调采用的是相干解调的方式, 在接收端根据接收数据产生一个与调制信号的载波同频同相的本地参考载波, 再将调制信号与本地参考载波相乘来解调出基带信号. DQPSK 解调系统主要由 FFT 频偏估计、载波同步、位同步、差分解码和并串转换等模块组成. 其中的核心部分是载波同步, 载波同步设计的优劣直接关系到系统的解调结果. 本文中采用基于极性 Costas 环的 QPSK 载波同步跟踪算法, 并利用 FFT 频偏估计算法进行频偏估计, 提高载波同步的性能. DQPSK 解调系统的设计框图如图 6 所示, 其中 LPF 为低通滤波器, PD 为鉴相器, LF 为环路滤波器.

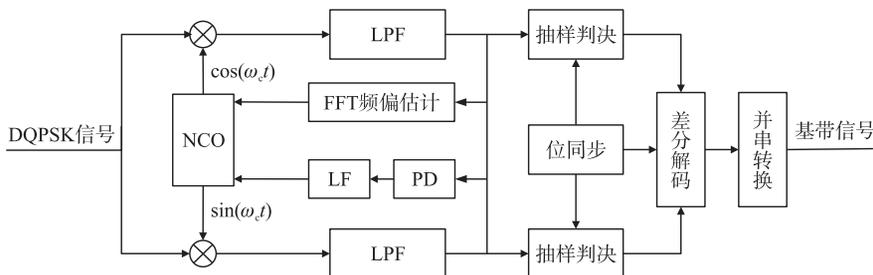


图 6 DQPSK 解调系统框图

Fig. 6 Block diagram of DQPSK demodulation system

3.1 载波同步模块设计

信号通过无线信道会受到影响,故接收端接收到的信号存在频率偏移.接收端在用相干解调方式解调信号时,需要产生与接收信号同频同相的本地载波,载波同步的目的就是提取这样的载波.

对于 QPSK 信号,常用的直接提取相干载波的方法主要有四次方环法、四相 Costas 环法与极性 Costas 环法等.考虑到前两种算法需要使用大量乘法器,运算复杂,资源消耗大,而极性 Costas 环结构简单,易于硬件电路实现.本文使用基于极性 Costas 环的载波同步方式,其工作原理如图 7 所示.

设图 7 中的输入信号为 DQPSK 调制信号, $U_I(t)$ 和 $U_Q(t)$ 是本地振荡器根据鉴相误差输出的两路正交信号,这两路信号的幅度相等而相位相差 180° .其中 ω_c 为载波频率, φ_0 为初始相位, $\theta_e(t)$ 为相位误差,为 U_I 和 U_Q .

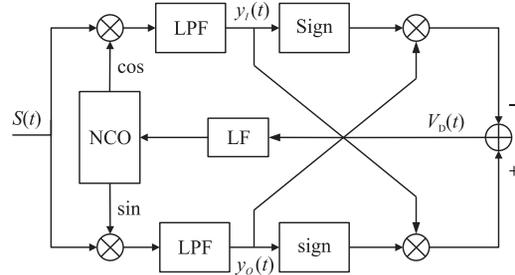


图 7 极性 Costas 环工作原理

Fig. 7 Working principle of polar Costas ring

$$S(t) = I(t) \cos(\omega_c t + \varphi_0) - Q(t) \sin(\omega_c t + \varphi_0), \quad (4)$$

$$U_I(t) = \cos[\omega_c t + \varphi_0 + \theta_e(t)], \quad (5)$$

$$U_Q(t) = -\sin[\omega_c t + \varphi_0 + \theta_e(t)]. \quad (6)$$

将输入信号分别与本地振荡器输出的同相和正交信号相乘,再分别通过低通滤波器将混频后的信号中的高频分量滤除,得到包含同相支路误差信息的信号 $y_I(t)$ 和包含正交支路误差信息的信号 $y_Q(t)$,

$$y_I(t) = \frac{I(t)}{2} \sin[\theta_e(t)] + \frac{Q(t)}{2} \cos[\theta_e(t)], \quad (7)$$

$$y_Q(t) = \frac{I(t)}{2} \sin[\theta_e(t)] - \frac{Q(t)}{2} \cos[\theta_e(t)]. \quad (8)$$

符号函数运算和相乘器、相加器构成了等效鉴相器,鉴相器输出

$$V_D(t) = y_I(t) \text{sign}[y_Q(t)] - y_Q(t) \text{sign}[y_I(t)]. \quad (9)$$

以 K_d 表示鉴相增益,根据 $y_I(t)$ 、 $y_Q(t)$ 的取值, V_D 的等效鉴相特性如下式,鉴相特性曲线以 $\pi/2$ 为周期.

$$V_D[\theta_e(t)] = \begin{cases} K_d \sin[\theta_e(t)], & -\pi/4 \leq \theta_e(t) \leq \pi/4, \\ -K_d \cos[\theta_e(t)], & \pi/4 \leq \theta_e(t) \leq 3\pi/4, \\ -K_d \sin[\theta_e(t)], & 3\pi/4 \leq \theta_e(t) \leq 5\pi/4, \\ K_d \cos[\theta_e(t)], & 5\pi/4 \leq \theta_e(t) \leq 7\pi/4. \end{cases} \quad (10)$$

载波同步环路设计的重点是对环路滤波器的设计,环路滤波器的作用是抑制噪声以及载波的高频分量,控制环路相位锁定的速度和精度,并且稳定环路的跟踪过程,极性 Costas 环采用二阶环路滤波器来实现,其时域表达式为: $y(t) = C_1 u_d(t) + C_2 \sum_{i=0}^t u_d(i)$. 式中 u_d 为信号的鉴相误差.

图 8 为载波同步在 Matlab 中仿真时的极性 Costas 环输出的本地 NCO 信号的频率,设载波频率为 2 MHz,频率偏移为 500 MHz.由图 8 可知本地 NCO 的输出频率迅速收敛到载波频率,环路载波捕获跟踪性能良好.

3.2 FFT 频偏估计模块设计

极性 Costas 环在小频偏下能够比较精确地获取信号的同步载波,但其环路捕获带宽较窄,当信号的载波频偏一旦超出环路的捕获范围,系统的解调性能会急剧恶化.因此对于高动态场景中存在大多普勒频偏的 QPSK 信号,需要对其进行频偏估计处理.本文中采用 FFT 频偏估计方法,基本思想是当对接收信号进行快速傅里叶变换后,对其离散频谱图进行分析,可以在一定精度下得到被估计信号的频率大小,再辅助极性 Costas 环进行载波估计.

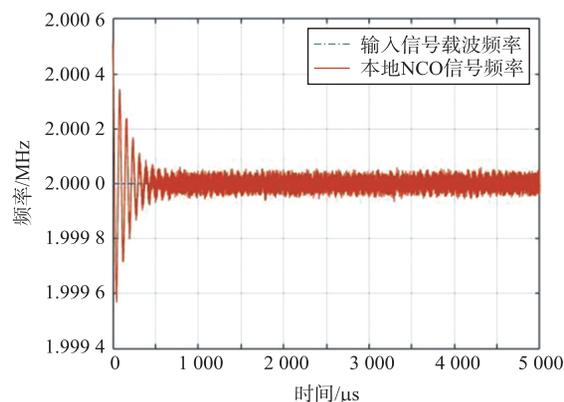


图 8 载波捕获跟踪过程

Fig. 8 Carrier acquisition and tracking process

直接 FFT 测频法根据信号的频谱来将信号的载波频率在一定范围和精确度下计算出来,因为快速傅里叶变换计算信号频谱时间短且计算复杂度很低,所以本文中使用了 FFT 算法来进行信号频率的估计. 将 QPSK 信号经过 FFT 变换后会得到离散的信号频谱,用采样时钟除以进行快速傅里叶变换的点数即可得到了频率分辨率. 再找出离散的信号频谱中拥有最大的幅度的谱线位置,就可以计算出大致的信号载波频率. 设 $y(k)$ 在 FFT 后得到离散谱线最大值位置为 k_{\max} , 则得到的载波频率为:

$$f_d = \frac{k_{\max}}{4T_a N} = \frac{k_{\max} f_s}{4NS} \quad (11)$$

其中,采样点数为 N ,信号采样频率为 f_s . 设码元速率为 1 MHz,信号采样频率为 8 MHz,采样点数为 1 024,频偏为 300 000 Hz. 我们将 MATLAB 生成的调制信号数据导入 Vivado 中,得到下面的仿真图,计算出的信号的离散频谱的最大值位于第 307 个点,将参数代入公式可以得到: $f_d = \frac{k_{\max} f_s}{4NS} = \frac{307 \times 8\,000\,000}{4 \times 1\,024 \times 2} = 299\,804.69$. 计算出的频偏与实际的频偏差值为 196 Hz,FFT 频偏估计算法效果良好.



图 9 FFT 算法仿真图

Fig. 9 FFT algorithm simulation diagram

3.3 位同步模块设计

位同步也称码元同步,它是数字通信中特有的一种同步,并且在基带和频带传输中都需要位同步. 本文中的基于 Gardner 的位定时同步算法采用插值滤波的原理来实现位定时同步及最佳抽样点判决. 基于 Gardner 的位同步原理是找出两个码元的最佳采样点,从而得到这两个码元的幅度和正负情况,再找到两个码元的过渡点是否为零,最终提取出定时误差. 基于 Gardner 算法的位同步环路包括采样、内插滤波器、定时误差检测器、环路滤波器以及本地载波发生器 NCO 组成,其中载波同步模块输出的 $I(t)$ 、 $Q(t)$ 两路信号经过采样后,再进入到内插滤波器模块进行内插处理,其原理框图如图 10 所示.

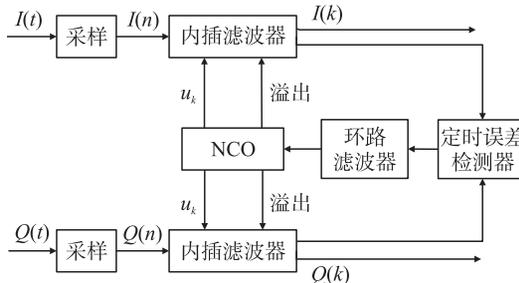


图 10 Gardner 环工作原理框图

Fig. 10 Working principle block diagram of Gardner ring

设接收端固定采样周期为 T_s ,符号周期为 T ,输入信号为 $x(t)$,采样后的信号为 $x(mT_s)$. 插值滤波器根据小数间隔 μ_k 和插值基点 m_k 得到最佳采样点和辅助采样点的值. 采样后的信号 $x(mT_s)$ 经过数模转换器和滤波器以后,得到一个时间上连续的信号:

$$y(t) = \sum_{m=0}^T x(mT_s) h_1(t-mT_s),$$

再对 $y(t)$ 在每个时刻 $t=kT_i$ 再次进行采样, T_i 为内插周期,与符号周期同步,得到

$$y(kT_i) = \sum_{kT_i=0}^T x(mT_s) h_1(kT_i-mT_s). \quad i = \text{int}[kT_i/T_s] - m$$

为滤波器指示数; $m_k = \text{int}[kT_i/T_s]$ 表示插值基点; $\mu_k = kT_i/T_s - m_k$ 是小数间隔;根据上述变换关系,可以得到

$$y(kT_i) = y[(m_k + \mu_k)T_s] = \sum_{i=N_1}^{N_2} x[(m_k - i)T_s] h_1[(i + \mu_k)T_s].$$

Gardner 算法中的误差检测器需要提取每个符号的第 n 、 $n-1$ 、 $n-1/2$ 个采样点 $y(n)$ 、 $y(n-1)$ 、 $y(n-1/2)$,并采用峰值符号来代替峰值,最后得到简化的定时误差检测结果可以表示为

$$e(n) = y_I(n-1/2) [\text{sign}(y_I(n)) - \text{sign}(y_I(n-1))] + y_Q(n-1/2) [\text{sign}(y_Q(n)) - \text{sign}(y_Q(n-1))].$$

如果位同步成功,则定时误差 $e(n)$ 值为 0;当采样时刻落后于真实的码元时, $e(n)$ 值大于 0,反之则小于 0. 环路滤波器会弱化信号中高频分量对定时误差的影响,使其更加平稳,对整个环路的跟踪捕获性能有重要调节作用. NCO 模块是一个相位数值递减器,根据输入的相位来产生插值基点 m_k 和小数间隔 μ_k ,

完成对位定时同步的调整控制. DQPSK 解调系统通过对输入调制信号的载波同步、FFT 频偏估计辅助、位同步和差分解码,最后得到了解调后的基带信号. 图 11 是解调系统的仿真输出波形,通过输入基带信号 data 与解调后的基带信号 dout 的对比,可以看出解调结果符合预期.

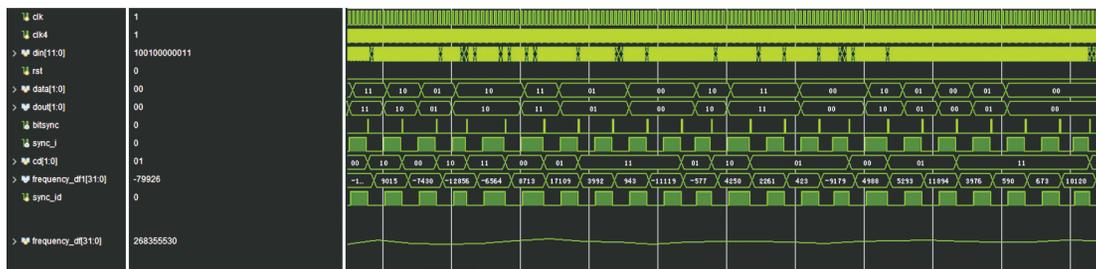


图 11 解调系统仿真波形

Fig. 11 Simulation waveform of demodulation system

4 结论

本文研究分析了 DQPSK 调制解调的原理,通过 Vivado 软件进行开发和仿真,用硬件编程语言完成了 DQPSK 调制解调系统在 FPGA 中的实现,提出了一种可在工程上实现的 DQPSK 调制解调设计方案. 该方案充分利用 FPGA 的 IP 核资源,且能够克服相位模糊,可用于大多普勒频偏场景,具有良好的应用场景.

[参考文献] (References)

- [1] BHOWMIK S, SINGHA S, BHOWMIK B B. Optical 8PSK generation by cascading squared and rectangular QPSK using microring modulators[J]. *Fiber and Integrated Optics*, 2019, 38(6): 1-7.
- [2] BENLAISH M, ROZBAN D, AHARON A, et al. QPSK detection using glow discharge detector and a photodiode for millimeter-wave and terahertz communication[J]. *Microwave and Optical Technology Letters*, 2020, 62(33302).
- [3] LIU X, NIU Y, YANG J, et al. A GPS bit synchronization method based on frequency compensation[J]. *IEICE Transactions on Communications*, 2015, E98, B(4): 746-753.
- [4] LEI D Y, LU W J, ZHANG Y B. Balance differential coherent bit synchronization algorithm for GNSS receiver[J]. *IEICE Transactions on Communications*, 2015, 98(6): 1133-1140.
- [5] 杜勇. 锁相环技术原理及 FPGA 实现[M]. 北京: 电子工业出版社, 2016.
- [6] SUN J, HUANG P, YAO Z, et al. Parallelized and adaptive square-root unscented Kalman filter for carrier recovery in satellite-to-ground coherent optical communications[J]. *Optics Communications*, 2020, 470: 125697.
- [7] SHAHEEN E M. Performance of MIMO IEEE802.11n WLAN in presence of QPSK jammer with inphase/quadrature origin offsets[J]. *Wireless Personal Communications*, 2020, 113(5): 555-574.
- [8] ZHAO Z, YANG A, GUO P, et al. A modulation format identification method based signal amplitude sorting and ratio calculation[J]. *Optics Communications*, 2020, 470: 125819.
- [9] HOXHA J, SHIMIZU S, CINCOTTI G. On the performance of all-optical OFDM based PM-QPSK and PM-16QAM[J]. *Telecommunication Systems: Modelling, Analysis, Design and Management*, 2020, 75(24): 355-367.
- [10] 马劲松. QPSK 信号调制解调系统设计与 FPGA 实现[J]. *中国无线电*, 2017(8): 44-46, 50.
- [11] WANG W, ZHENG Y Q, XIE X P, et al. 5 Gbaud QPSK coherent transmission in the mid-infrared[J]. *Optics Communications*, 2020, 466: 125681.
- [12] REDDY B R, DASH S P. Optimal QPSK constellation for a PLC system in Nakagami-m noise environment[J]. *IEEE Communications Letters*, 2020, PP(99): 1-1.
- [13] DU C, LIU F, LI X, et al. UWB quadruplet signal generation based on a DP-QPSK modulator and a delay-line filter[J]. *Applied Optics*, 2020, 59(14): 4404-4409.
- [14] HE Y D, ZHOU X, HUO J H, et al. IQ imbalance compensation based on simplified GSOP and FPGA implementation in optical coherent QPSK receiver[J]. *Optical Fiber Technology*, 2020, 56: 102206.
- [15] SHARMA N, AGRAWAL S, KAPOOR V. Improved adaptive equalization with fixed step size CMA for DP-QPSK DWDM system[J]. *Optical and Quantum Electronics*, 2020, 52(5): 236.

[责任编辑:陈 庆]