

# 基于双通道的 NoC 路由器系统级设计

段丽芬 吴 宁

(南京航空航天大学 电子信息工程学院 江苏 南京 210016)

**[摘要]** 为提高路由器的并行处理能力,减少传输延时,提出并设计了一种包含 GT 通道与 BE 通道的双通道路由器。GT 通道采用虚通道切换技术传输 GT 包, BE 通道采用虫孔交换技术传输 BE 包,两通道之间的信号、存储、控制、传输都相互独立。在 SystemC 平台下进行系统级设计,采用 XY 维序路由算法、轮询仲裁机制、交换阵列开关控制矩阵的方法,完成数据包的路由与转发,实现 GT 包和 BE 包的并行传输。

**[关键词]** 片上网络,双通道路由器, SystemC

**[中图分类号]** TP302.1 **[文献标志码]** A **[文章编号]** 1672-4292(2012)01-0052-05

## A Design of Two-Channel Router for Network on Chip Based on System Level

Duan Lifan, Wu Ning

(College of Electronic Information Engineering, Nanjing University of Aeronautics and Astronautics, Nanjing 210016, China)

**Abstract:** To improve the parallel processing ability of router and reduce the transmitting delay, this paper proposes and designs a two-channel router on system level. This router has two channels, one is GT channel for GT data packets, which adopts virtual channel switch technology, the other is BE channel for BE data packets, which adopts wormholes exchange technology. These two channels are independent on signal, storage, control and transmission. It is constructed on the SystemC platform, and adopts the XY-dimensional routing algorithm, the polling arbitration and the switch control fabric to realize the GT data packets and BE data packets transmitting parallel.

**Key words:** network on chip, two-channel router, SystemC

片上网络(Network on Chip, NoC)作为一种新的片上系统(System on Chip, SoC)的通信解决方案,以其并行性和扩展性等业界得到广泛支持<sup>[1]</sup>。对不同的网络拓扑结构与不同的路由算法,网络路由单元的结构会有所不同。文献[2, 3]提出采用多个虚通道结构的网络路由器结构。采用虚通道设计,虽然可以提高路由器的性能,但需要较多的虚通道缓存以及较复杂的虚通道逻辑控制,在面积与功耗上开销较大。文献[4]采用 GT(Guaranteed Throughput Service)包与 BE(Best Effort Service)包共用一个通道的网络路由器结构,由于 GT 包的优先级较高,当传输大量的 GT 包时,可能会导致 BE 包丢失,从而导致整个网络稳定性下降。文献[5]采用数据包与控制包的双通道结构的网络路由器,此结构中包含多个输入输出缓存,采用的虫孔交换技术易引起整个网络拥塞。

为减少路由器的面积与功耗开销,并提高网络稳定性,本文提出并设计了一个基于 GT 通道和 BE 通道的双通道片上网络路由器,该路由器可以实现 GT 包与 BE 包互不干扰的并行传输。

## 1 路由器结构设计

GT 包一般包长较长,数量较大,而 BE 包一般包长较短,数量也较少。如果为单通道传输,大量的 GT 包会导致 BE 包的丢失,从而导致整个网络稳定性下降<sup>[4]</sup>。如果为双通道,且 2 个通道均采用虫孔交换技

收稿日期: 2011-08-15.

基金项目: 国家自然科学基金(61076019)。

通讯联系人: 吴 宁 教授,博士生导师,研究方向: 数字系统理论与技术、电子系统集成与专用集成电路设计。E-mail: wunee@nuaa.edu.cn

术,易引起网络拥塞的扩散;如果 2 个通道均采用虚通道切换技术,又会增加存储开销.所以,本文设计了一种包含 GT 通道和 BE 通道的双通道路由器,其中 GT 通道采用虚通道切换技术传输 GT 包, BE 通道采用虫孔交换技术传输 BE 包. 2 个通道的信号、控制、存储、传输完全分离,可以互不干扰地并行进行.

针对 2D-Mesh 拓扑结构, NoC 路由器结构如图 1 所示. 该路由器借鉴了片上网络中路由器的一般结构. 该路由器包含 2 个通道,每个通道都由东西南北与本地 5 组输入输出端口、路由模块、仲裁模块以及交换阵列模块构成. 另外, GT 通道包括输入缓冲区模块,而 BE 通道没有输入缓冲区模块.

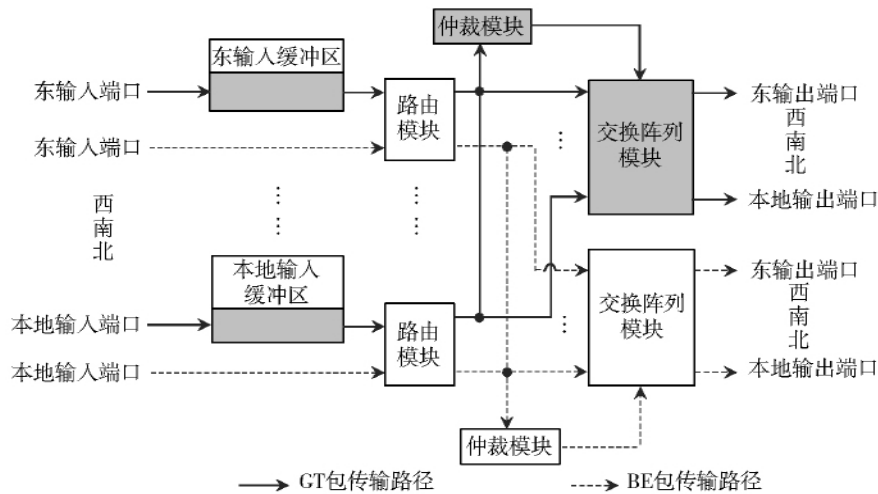


图 1 NoC 路由器结构图

Fig.1 The structure of NoC router

1.1 GT 通道设计

GT 通道提供确保通信服务,它是一种基于连接的服务<sup>[6]</sup>. 在传输 GT 包之前, NoC 首先在源节点与目标节点之间建立一条链路, 然后开始传输数据包, 直到该包传输结束, 将建立的链路拆除, 完成确保通信服务. GT 通道采用虚通道切换技术, 在网络繁忙时, 可以将数据包暂存在某个路由器中, 从而缓解网络拥塞, 提高网络稳定性.

为了减少路由器的存储开销, GT 通道仅包括输入缓冲区模块( buffer )、路由模块( router )、仲裁模块( arbit )以及交换阵列模块( crossbar )<sup>[7]</sup>, 没有输出缓冲区模块. GT 通道结构如图 2 所示.

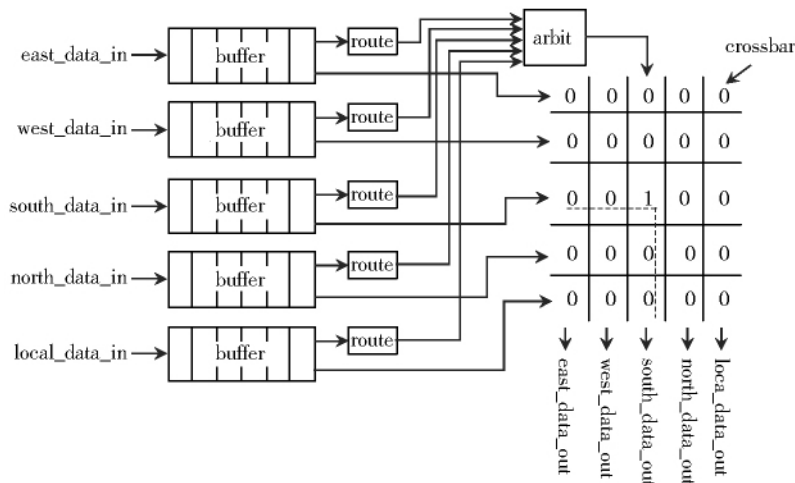


图 2 GT 通道子模块

Fig.2 The model of GT channel

1.1.1 GT 包结构

GT 包一般包括建链包、服务包以及拆链包. 建链包包含目标地址、源地址、包长、包标识符以及校验码; 服务包为包负载信息, 包含所有需要传输的数据、拆链包包含剩余的包尾数据、包标识符以及校验码.

1.1.2 输入缓冲区模块

输入缓冲区模块主要用于对发送到当前路由器的数据包进行暂存,结构如图 3 所示。

首先,判断 buffer 的空满信号。如果不满,则读取数据请求信号,看是否有数据到达。如果有输入请求,则发送允许接收信号,将数据读入 buffer。如果没有请求,则等待;如果 buffer 已满,则等待。如果输入缓冲区不空,则会向路由模块发送目标地址信息,路由模块响应后输出响应结果,发送给仲裁模块。

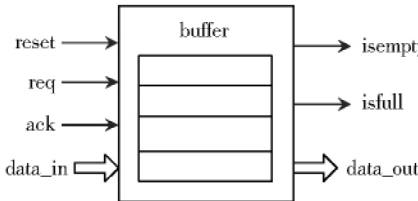


图 3 输入缓冲区模块

Fig.3 The model of input

1.1.3 路由模块

路由模块是路由器的核心模块之一,用于确定数据包的转发方向。路由模块端口如表 1 所示。

路由模块采用 XY 维序路由算法进行路由选择。比较目标地址 dest\_addr 与当前路由节点地址 local\_addr,计算它们之间的 X 维与 Y 维偏移量,首先根据 X 维偏移量选择输出方向。当 X 维偏移量为 0 之后,再根据 Y 维的偏移量选择输出方向,当且仅当两维的偏移量均为 0 时,表明传输到达目标节点。

表 1 路由模块端口

Table 1 The port of router model

| 端口名        | 类型 | 端口说明            |
|------------|----|-----------------|
| local_addr | 输入 | 输入本地地址          |
| dest_addr  | 输入 | 输入目标地址          |
| output_dir | 输出 | 输出转发方向,将其送入仲裁模块 |

1.1.4 仲裁模块

仲裁模块也是路由器模块的核心模块之一,用于确定输出端口响应的输入端口,赋予该输入端口输出权限。

仲裁模块采用轮询仲裁机制进行仲裁。路由器共有东、西、南、北以及本地 5 个输入端口,路由器记录每次仲裁得到输出端口使用权的输入端口号,在下次仲裁时,根据记录的结果从当前的请求中选择还未曾得到输出权限的输入端口,使其获得输出端口使用权。若某一仲裁中,仅有唯一的请求,即不存在竞争情况,则清除历史记录,将输出权限赋予此输入端口,并记录该输入端口号。仲裁算法流程如图 4 所示。

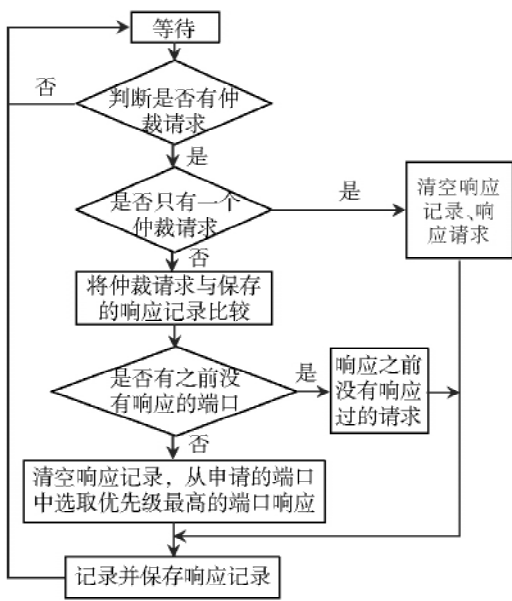


图 4 仲裁算法流程图

Fig.4 The flow chart of arbitration

1.1.5 交换阵列模块

交换阵列模块根据仲裁模块的输出结果,为路由器的 5 组输入输出端口建立连接,实现数据包的并行传输<sup>[4]</sup>。

交换阵列开关控制矩阵如图 2 所示。其中,矩阵的行表示输入端口,列表示输出端口,矩阵中的“1”表示其所在行与所在列建立了连接,数据包从其所在行的输入缓冲区发送到其所在列的输出端口。当下级通道不忙时,数据包通过交换阵列开关控制矩阵实现并行传输。

1.2 BE 通道设计

BE 通道提供尽力通信服务,它是一种无连接的服务<sup>[6]</sup>,每一个 BE 包都带有目标节点地址等相关的路由信息,在传输过程中进行路由仲裁,然后传输直至目标节点。BE 通道采用虫孔交换技术,可有效提高 BE 包的传输速率,减少传输延时和存储功耗。

为了减少路由器的功耗和面积开销,BE 通道没有输入输出缓冲区模块,仅包括路由模块、仲裁模块以及交换阵列模块,结构如图 5 所示。

BE 通道各模块基本同 GT 通道。当输入端口没有在接收数据时,判断是否有数据请求信号到达,若有请求,则发送允许接收信号同时接收数据。如果该输入通道的路由模块没有拥塞,则对数据进行路由选择,将路由结果传送给仲裁器进行仲裁,最后判断下级通道是否忙碌,如果不忙,则将数据通过交换阵列模块实现数据的转发。

## 2 实验验证

为了对 NoC 路由单元功能进行全面验证,用设计好的网络路由器例化 16 个路由器,并分配每个路由器的地址,连接成一个  $4 \times 4$  的网络,来验证路由器的功能.

如图 6 所示,一个数据包从 router00 的本地输入端口,通过 GT 通道传输到 router07 的本地输出口,其中 slave\_mdata\_00 表示 router00 的本地数据输入端口,slave\_maddr\_00 表示 router00 发送本地数据的目标地址,master\_mdata\_07 表示 router07 的本地数据输出端口,master\_maddr\_07 表示 router07 接收到的数据源地址。

在此过程中,数据包首先在本地输入端口组包

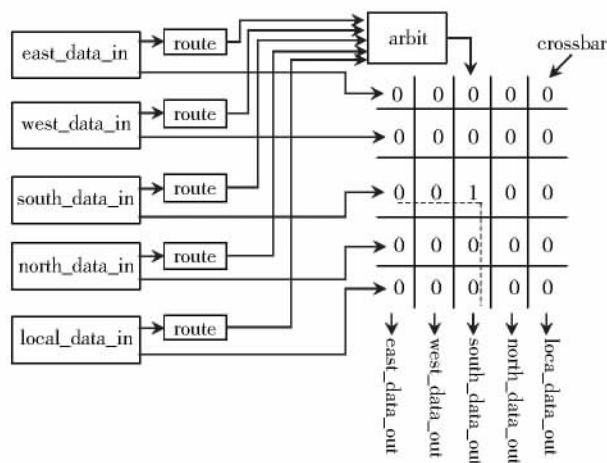


图 5 BE 通道子模块

**Fig.5 The model of BE channel**

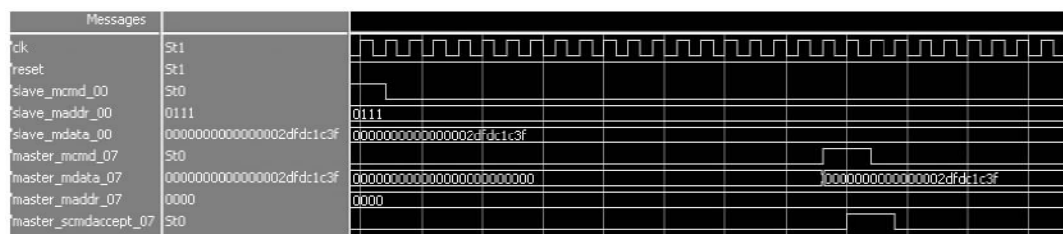


图 6 GT 通道数据转发仿真波形图

**Fig.6 The simulation wave of GT channel**

成 GT 包 ,然后将数据包保存在 router00 的输入缓冲区 ,发送建链包建立数据包的传输链路 ,开始转发数据 ,直到 routere07 的本地输出端口正确接收到数据 ,完成数据的正确转发 ,接收拆链包后拆除链路 ,重新开始新的传输。

如图 7 所示,一个数据包从 router09 的本地输入端口 通过 BE 通道传输到 router00 的本地输出端口,其中 data\_09 表示 router09 的本地数据输入端口,data\_00 表示 router00 的本地数据输出端口。

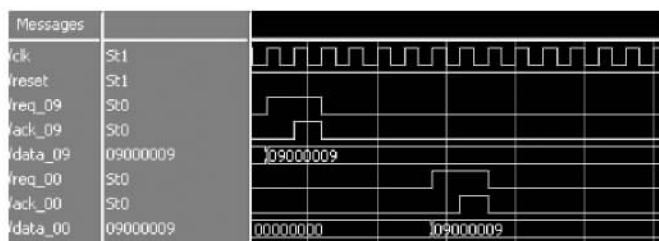


图 7 BE 通道数据转发仿真波形图

**Fig.7 The simulation wave of BE channel**

在此过程中,数据包在 router09 本地输入端口组包成 BE 包,然后根据数据包的目标节点地址计算转发方向转发数据包,经过中间若干路由器的转发,最终发送到 router00 的本地输出端口,完成传输。

### 3 结语

本文提出并设计了一个基于 GT 通道与 BE 通道的双通道片上网络路由器,根据 GT 包与 BE 包的不同特点,分别采用虚通道切换技术与虫孔交换技术,实现路由器的系统级设计.通过  $4 \times 4$  网络的验证,正确实现了 GT 包与 BE 包互不干扰的并行传输,满足设计要求.该路由器结构简单,易于扩展.该设计不仅便于 NoC 仿真平台的搭建和体系结构的研究,还能加速 NoC 路由器的 RTL 级设计、实现以及功耗和延时等多方面的研究.

## [参考文献](References)

- [1] Chai Song , Wu Chang , Li Yubai , et al. A NoC simulation and verification platform based on systemC [C] // 2008 International Conference on Computer Science and Software Engineering. Wuhan , 2008: 423-426.
- [2] Patooghy A , Miremadi S G. XYX: a power and performance efficient fault-tolerant routing algorithm for network on chip [C] // Proceedings of the 2009 17th International Conference on Parallel , Distributed and Network-based Processing. Germany: Weinmar , 2009: 245-251.
- [3] Robert Mullins , Andrew West , Simon Moore. The design and implementation of a low-latency on-chip network [C] // Asia and South Pacific Design Automation Conference ( ASP-DAC) . UK: Cambridge University , 2006.
- [4] 万玉鹏 吴宁. NoC 路由单元的系统级设计 [J]. 苏州科技学院学报: 工程技术版 2009 22( 2) : 61-64.  
Wan Yupeng , Wu Ning. A design of NoC router based on system level [J]. Journal of University of Science and Technology of Suzhou: Engineering and Technology Edition , 2009 , 22( 2) : 61-64. ( in Chinese)
- [5] 岳培培 陈杰 刘建 等. 应用于片上网络的双通道路由器 [J]. 电子科技大学学报 2009 , 38( 2) : 309-312.  
Yue Peipei , Chen Jie , Liu Jian , et al. Two-channel router for networks-on-chip [J]. Journal of UEST of China , 2009 , 38( 2) : 309-312. ( in Chinese)
- [6] 吴飞. 片上网络适配单元的设计与实现 [D]. 南京: 南京航空航天大学: 信息科学与技术学院 2007.  
Wu Fei. Design and implementation of adapter for network on chip [D]. Nanjing: College of Information Science and Technology , Nanjing University of Aeronautics and Astronautics , 2007. ( in Chinese)
- [7] Srinivasan Murali , Luca Benini. Analysis of error recovery schemes for networks on chips [J]. Design and Test of Computers , 2005 , 22( 5) : 434-442.

[责任编辑: 严海琳]

( 上接第 46 页)

- [5] Witold Pedrycz , Andrzej Skowron , Vladik Kreinovich. Handbook of Granular Computing [M]. Chichester: John Wiley & Sons Ltd 2008.
- [6] Zhou Xunwei. Mutually-inversistic fuzzy interval logic [C] // Proceedings of Seventh International Conference on Fuzzy Systems and Knowledge Discovery. Yantai , 2010: 242-244.
- [7] Miao Duoqian , Li Daoguo. Rough Sets , Theory , Algorithms , and Applications [M]. Beijing: Tsinghua University Press , 2008.
- [8] Zhou Xunwei. Mutually-inversistic rough fuzzy logic [C] // 2011 Eighth International Conference on Fuzzy Systems and Knowledge Discovery. Shanghai , 2011: 386-389.

[责任编辑: 严海琳]