

VRM 发展综述

金 科

(南京航空航天大学 自动化学院 江苏 南京 210016)

[摘要] 为了适应计算机和通信技术的迅速发展,新一代计算机微中央处理器(CPU)的供电电压越来越低、供电电流以及电流变化率越来越高.这就决定了 CPU 的供电电源——电压调节模块 VRM(Voltage Regulator Module)的发展趋势是低电压、大电流输出并且具有良好的动态响应能力.在阐述了近年来 VRM 拓扑结构的发展概况,包括非隔离型、隔离型以及两级式的拓扑结构后,指出了未来 VRM 设计中的一些亟待解决的问题.

[关键词] 电压调节模块,低压大电流变换器,快速动态响应

[中图分类号] TN495 **[文献标志码]** A **[文章编号]** 1672-1292(2012)02-0001-06

Review of the Development of VRM

Jin Ke

(School of Automation, Nanjing University of Aeronautics and Astronautics, Nanjing 210016, China)

Abstract: To accommodate the rapid development of the computer and information technology, the new generation of Central Processing Unit's (CPU) power supply voltage trends to be lower, while its current and current slew rate become larger. Therefore, as the dedicated power supply of CPU, voltage regulator module (VRM) presents the following developmental trends: low voltage, large current output and good dynamic characteristics. This paper expounds the development of the topologies of VRM, which consist of the non-isolated, isolated and two-stage topologies. Several critical issues for the future design considerations of VRM are also pointed out in the end.

Key words: voltage regulator module (VRM), low-voltage and large-current converter, fast dynamic response

随着信息产业技术的迅猛发展,中央处理器(CPU)的应用越来越广泛. CPU 的功耗近似地与它的供电电压平方和工作频率成正比. 为了降低功耗,必须降低其供电电压. 而由于 CPU 中集成的硅晶体越来越多,其供电电流 I_{CC} 越来越大. 与此同时,随着用户对计算机性能要求越来越高, CPU 的运算速度越来越快,随之其工作频率也越来越高,所以 CPU 的电流上升率也越来越快,需要很大的动态能量. 因此这就需要为 CPU 供电的电压调节模块 VRM 具有高效率的同时具有很高的动态特性.

针对下一代 CPU 设计的 VRM 需要满足以下指标:

- (1) 输出电压越来越低. 目前 VRM 的输出电压已由原来的 3.3 V 降低到了 1 V 左右,未来将低于 1 V;
- (2) 负载电流越来越大. 随着 CPU 处理的数据量越来越大, VRM 的输出功率不断提高,而输出电压在不断减小,因此电流越来越大,将超过 130 A;
- (3) 负载电流上升率越来越高. 由于微处理器是个动态负载,需要在运行模式和睡眠模式之间频繁地进行切换,因此对 VRM 的动态性能要求很高,电流变化率甚至超过 2 A/ns.

这些技术指标都给电压调节模块的设计带来了巨大挑战. 高效率、高功率密度、高动态特性是设计 VRM 时需要综合考虑的性能指标.

1 VRM 的拓扑发展

根据输入电压的不同, VRM 的输入有 5 V、12 V 以及 48 V 3 种与之相适应的电路拓扑; 根据输入输出

收稿日期: 2012-03-01.

通讯联系人: 金 科, 教授, 博士生导师, 研究方向: 电力电子. E-mail: jinke@nuaa.edu.cn

是否实现电气隔离,VRM有隔离型拓扑和非隔离型拓扑两种;根据电路的结构,也可分为单级式和两级式两种.

1.1 非隔离型电压调节模块拓扑

早期的VRM采用5V输入电压,3.3V输出电压,输入输出电压相差不大,因此可采用Buck电路拓扑. Buck电路属于非隔离型电路拓扑,具有结构简单、设计方便的优点. 在低压VRM的应用场合工作时,常常用低压MOSFET(其通态电阻很小, $\mu\Omega$)代替肖特基整流管,即同步整流Buck变换器,从而降低通态损耗,提高变换器的效率和功率密度. 但在负载瞬态变化过程中,过大的滤波电感限制了能量的传输速度,负载瞬态变化所需要(或产生)的能量几乎全部由滤波电容提供(或吸收). 特别在大电流负载下,必须增加滤波电容,使电源体积增大,功率密度降低.

1.1.1 从改善动态特性考虑

为了改善VRM的动态响应特性,多通道交错并联Buck变换器(Multi-phase Interleaved Buck Converter)的电路拓扑被提出,如图1所示. 它通过 n 个通道的同样的Buck变换器共用输入输出实现输出并联,每个通道主开关管错开 $(360/n) \times k$ 个相角进行控制. 通过多个通道的输出电流叠加使得输出电流纹波减小,在相同的电流纹波要求下,电感可以设计在较小的值,并且可以动态选择通道的数量,因此变换器的动态特性得到了很好的改善.

文献[1]提出将多通道交错并联Buck变换器的电感进行耦合,变换器在稳态和动态时的等效电感值不同,既保证了稳态时较高的效率,又具有良好的动态特性,使得变换器的满载效率提高了2%,轻载效率提高了10%.

为了进一步提高动态特性,可以将自适应电压定位技术应用于多通道交错并联Buck变换器中^[2]. 在负载突增突减时,可以保证输出电压满足规定的窗口要求,减小输出电容值. 同时,为了避免瞬态过程中控制环饱和而降低响应速度,文献[3]提出了临界电感的概念以避免控制环饱和. 但是基于临界电感量的设计电路存在较大的纹波电流,降低了变换器的稳态效率,采用较大电感可以提高稳态效率,但是在负载切换时的控制环饱和问题会影响VRM的瞬态响应. 因此文献[4]提出了一种基于较大电感的混合式AVP控制策略及其拓扑,如图2所示,结合非线性控制方法,解决了VRM中效率和瞬态响应不能兼顾的问题.

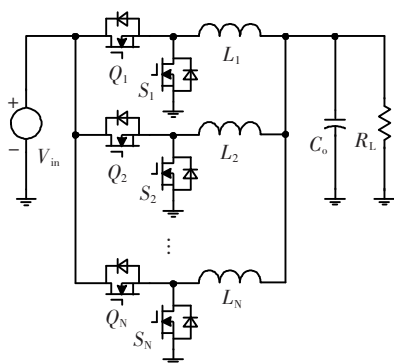


图1 多通道交错并联 Buck 变换器

Fig.1 Multi-channel interleaving buck converter

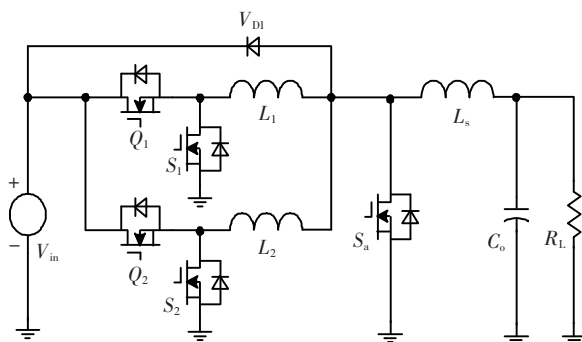


图2 一种改善瞬态响应的电路拓扑

Fig.2 A improved transient response circuit topology

准方波QSW(Quasi-Square-Wave)工作方式的拓扑结构^[5]与同步整流Buck电路相同,但其输出滤波电感 L 远远小于同步整流Buck电路中的 L 值,使得QSW电路的瞬态响应时间很短. 但是该电路仍然存在着许多问题,电感电流的纹波增大,使其损耗增加;使流过开关管的电流有效值增大,通态损耗增加;需要很大的输出滤波电容滤除纹波等. 因此,该文献还提出了应用交错并联技术,将多个QSW电路交错并联起来达到减小输出纹波电流的目的.

此外,为了提高VRM的动态特性,一种单相采用步进电感技术的VRM被提出^[6]. 稳态时,辅助电路不工作. 在Step-up负载突变时, M_1 导通,输入电压 L_o 饱和,输出电感值减小到 L_r ,其值很小,相当于漏感,从而大大提高了电流变化的斜率. 在Step-down时, S_2 闭合, L_o 仍相当于短路,输出电容上的不平衡电荷可以通过 L_r 迅速泄放.

改善动态响应除了提高负载突变时的电流跟随速度外,还有另一种思路,即在负载跳变时,提供一条

支路来实现电容的快速充放电,即混合供电模式。

如图 4 所示的电路是一种混合供电拓扑^[7], Buck 拓扑是主供电电路,而推挽线性电路为辅助电路,即采用线性电源与开关电源同时供电。在负载 Step-down 突变时,线性电源给电容提供一个电流泄放回路,以此来保持电容上电压的稳定。它结合了开关电源的高效率和线性电源的快速响应速度的优点。

快速响应双 Buck 电路也应用了混合供电的思想,它由两个并联的 Buck 变换器组成,尽管两个 Buck 变换器并联连接,但在该拓扑中,其中一个 Buck 变换器为主变换器,另一个为辅助变换器,所以工作方式不同于普通的并联方式。主电路工作在稳态,辅助电路瞬态响应很快,主要是在输出电压波动较大时提供快速瞬时电流。但是该电路控制比较复杂,且电流是普通双并联变换器的 2 倍。

1.1.2 解决占空比过小的问题

Buck 电路的输出电压与输入之间的关系为 $M = \frac{V_o}{V_{in}} = D$, 其中 D 为开关管 Q 的占空比。随着 VRM 输入电压从 5 V 提高到 12 V,甚至到 48 V,而输出电压不断降低,使得输入输出电压相差十分悬殊。若使用 Buck 电路就会存在占空比过小而引发的一系列问题:引起不对称瞬态响应,卸载 (Step down) 响应性能远差于加载 (Step up) 响应性能;引起变换器整体效率下降;多相交错并联后的消除纹波效果不显著。

为了解决占空比过小的问题,有人提出了抽头电感 Buck 变换器^[8],如图 5 所示。它的电压变换比为 $M = \frac{V_o}{V_{in}} = \frac{D}{n + (1-n)D}$, 该变换器扩展了等效占空比,并且如果适当选取匝比 n ,可获得对称的瞬态响应性能,有利于效率的优化。但是也存在一些不足:开关管 Q_1 的电压应力随 n 增大而增大;由于耦合电感存在漏感,使 Q_1 关断时承受很大的电压尖峰,因此必须选用高耐压的 MOSFET,而高耐压 MOSFET 的通态电阻往往很大,使 Q_1 通态损耗增大;开关管 Q_2 的电流应力随 n 增大而增大,因此不希望很大的 n 。

文献[9]提出了一种有源箝位耦合 Buck 电路,如图 6 所示,可以解决电压尖峰的问题。在同样的输入输出电压下,其占空比比中间抽头电感 Buck 电路还大,箝位电容使得开关管电压应力被钳位在 $2(V_{in} - V_o)$,此外变压器的输入电流连续可以优化输入滤波器的设计。但是该电路输入电流和输出电流存在突变问题,使得输入端必须加滤波电路,并且输出端电容电流有效值增加,影响变换器的效率。

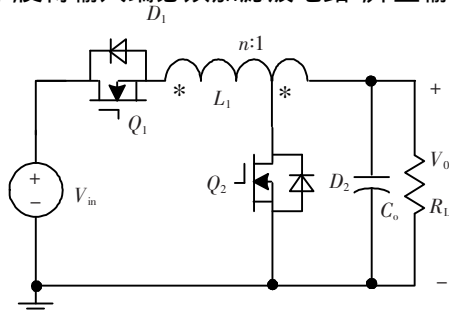


图 5 抽头电感 Buck 变换器
Fig.5 Tapped inductor buck converter

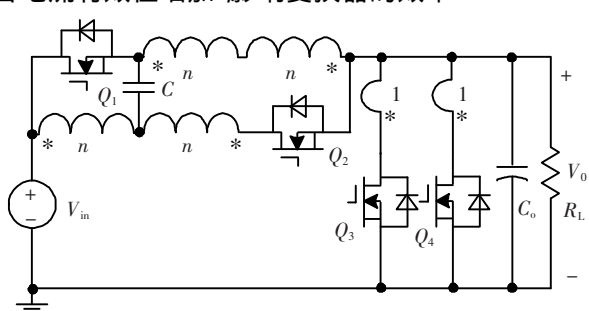


图 6 有源箝位耦合 Buck 变换器
Fig.6 Active clamp coupling buck converter

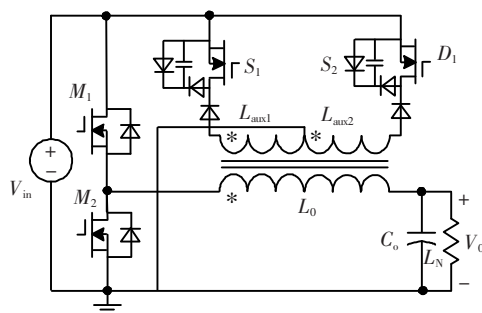


图 3 步进电感 Buck 变换器
Fig.3 Stepping inductor buck converter

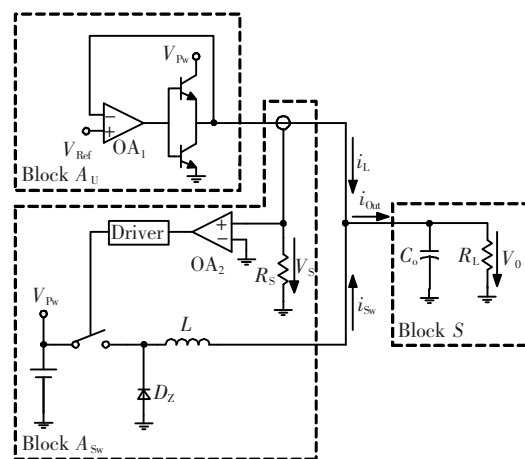


图 4 混合供电变换器
Fig.4 Hybrid power converter

为了解决上述电流突变的问题,文献[10]将内置输入滤波器概念引入有源箝位耦合 Buck 变换器中,提出了如图 7 所示的电路。由于箝位耦合电容与漏感所形成的输入滤波器作用,使输入电流和输出电流的变化比较平缓,可大大减小外加滤波器的尺寸。

文献[11]提出了一种适用于 12 V VR 的非隔离零电压开关不对称 Buck 变换器,如图 8 所示。通过在 Buck 变换器中引入变压器的方法,并且增加开关管 Q_2 ,提供原边直接给输出供电的能量通路,可以提高变换器的效率。

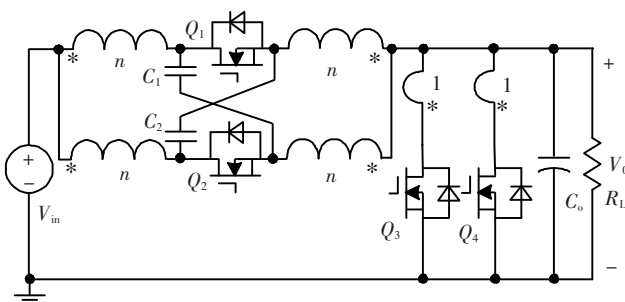


图 7 内置输入滤波器的有源箝位耦合 Buck 变换器

Fig.7 Active clamp coupling buck converter with built-in input filter

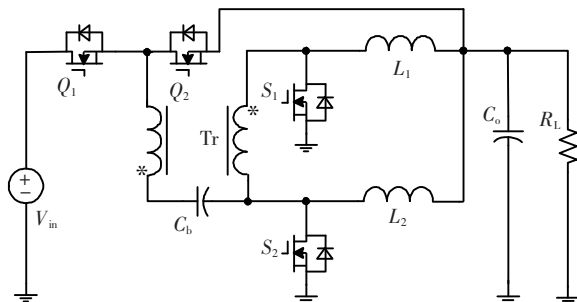


图 8 不对称 Buck 变换器

Fig.8 Asymmetric buck converter

1.2 隔离型电压调节模块拓扑

目前的 VRM 大多是 12 V 母线输入电压,但是为了降低母线损耗,满足微处理器过电流不断增大,工作电压继续降低的要求,未来母线电压将由原来的 12 V 提高到 48 V。而对于未来 CPU 供电电压低于 1 V 的要求,采用非隔离型的拓扑显然不合适,因此考虑引入变压器,利用变压器的变比来扩大变换器的等效占空比。因此隔离型电路拓扑在 VRM 中得到了应用。

有源箝位正激变换器采用辅助开关管和箝位电容实现变压器的磁复位,与传统 RCD 复位相比,损耗小,并且利用漏感中的能量可实现主开关管的软开关。但是该变换器在负载突变时磁芯很容易饱和,因此要选择较大的磁芯,结果会增大变流器的体积,减小功率密度,所以不适合用于 VRM 这类对动态响应要求很高的场合。

对称半桥变换器电路拓扑与有源箝位正激变换器相比,在负载突变时,变压器不会饱和,因而动态响应好,并且可以选择较小的磁芯。它的缺点在于初级电压只有输入电压的一半,所以在 D 一定的条件下,匝比 n 不能做得过大,因此原边电流 i_p 会比较大,使得导通损耗增大,因此不适用于开关频率较高的场合。

全桥变换器比半桥变换器多了一个由开关管组成的桥臂,通过合理设计参数,这 4 个开关管都可以实现零电压开关 ZVS(Zero Voltage Switching),可用在开关频率较高的场合中。但是开关管数量增多,控制上比较复杂。而且其动态响应特性也受到了输出滤波电感的限制。

传统的推挽变换器最主要的问题是当开关管关断时,变压器的漏感会产生很大的尖峰电压加在管子

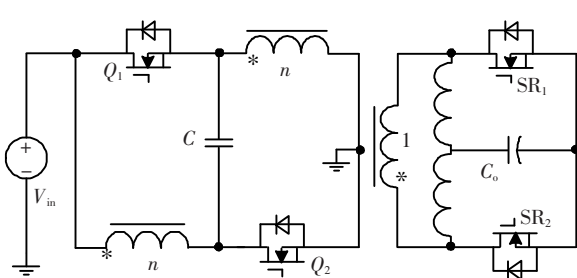


图 9 新型推挽正激变换器

Fig.9 New push-pull forward converter

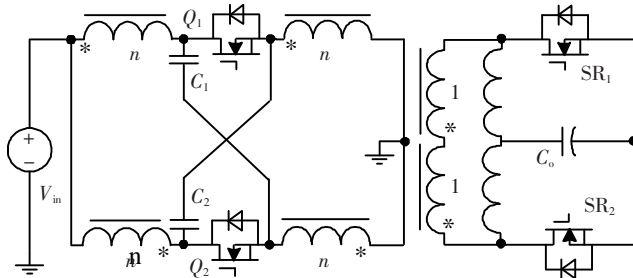


图 10 内置输入滤波器的推挽正激变换器

Fig.10 New push-pull forward converter with built-in input filter

两端,这与反激变换器的工况相同.为了解决这一问题,文献[12]提出了一种新型的推挽正激变换器,如图9所示,引入了箝位电容,将开关管电压箝位在 $2V_{in}$.该变换器为一个二阶系统,其控制简单,瞬态响应快,它具有很高的转换效率,而且变压器和电感可以很容易集成在一起,大大提高了变换器的功率密度.

文献[13]将内置滤波器的概念引入推挽正激变换器中,提出了改进型推挽正激变换器,如图10所示.内置滤波器使得输入电流纹波减小,滤波器尺寸可大大减小,且可以直接利用变压器的漏感作为输入滤波器进行磁集成,使变换器的效率大大提高.

1.3 两级式电压调节模块拓扑

如图11所示为一个两级式的电压调节模块拓扑,两级式的结构将单级VRM要实现的功能分成两部分完成.第一级拓扑解决输入电压相对于输出较高的问题,第二级拓扑主要解决来自负载的问题.因此,第一级拓扑要求电路简单、降压、高效,而频率不要太高;第二级拓扑要求低输入电压、采用低额定电压器件,高频、高效和快速的动态响应.

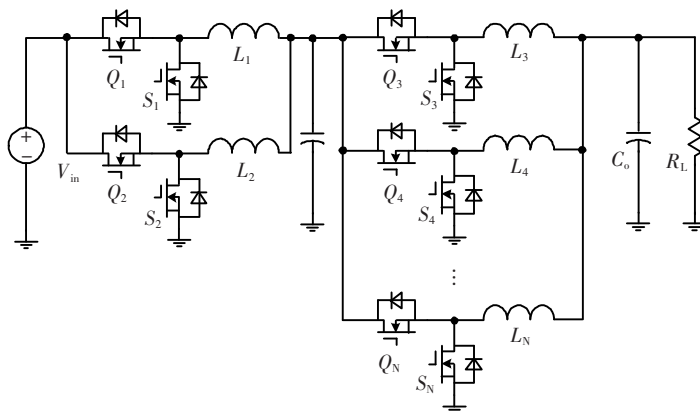


图 11 两级式电压调节模块

Fig.11 Two stage voltage regulator module

2 VRM 的设计挑战

以上分析可以看出,VRM 的拓扑都是围绕如何提高其效率、动态特性以及功率密度发展的,未来VRM 设计时主要有以下一些亟待解决的问题:

(1) 减少输出滤波电容.由于VRM 在动态负载突增突减时,要求电压在很窄的窗口内,因此需要很大的输出滤波电容来提供动态能量,这就增加了VRM 的体积,使其功率密度难以提高.

(2) 减小VRM 体积,提高功率密度.未来CPU 的电流越来越大,需要更多通道的Buck 变换器进行交错并联,因此减小变换器的体积十分必要.

(3) 提高轻载效率.CPU 在工作时需要在工作和睡眠模式中进行频繁切换,80%~90%的时间均处于睡眠模式,因此提高轻载效率对节约能源的意义重大.

[参考文献](References)

- [1] Wong PitLeong, Xu Peng, Yang Bo, et al. Performance improvements of interleaving VRMs with coupling inductors [J]. IEEE Trans on Power Electron, 2001, 16(4): 499-507.
- [2] Yao K, Xu M, Meng Y, et al. Design considerations for VRM transient response based on the output impedance [J]. IEEE Trans on Power Electron, 2003, 18(6): 1 270-1 277.
- [3] Wong P L, Lee F C, Xu P, et al. Critical inductance in voltage regulator modules [J]. IEEE Trans on Power Electron, 2002, 17(4): 485-492.
- [4] 袁伟, 张军明, 钱照明. 一种混合式自适应电压定位控制策略及 12 V 电压调节模块拓扑[J]. 电工技术学报, 2010, 25(10): 115-121.
Yuan Wei, Zhang Junming, Qian Zhaoming. A hybrid adaptive voltage position control and 12 V voltage regulator module [J]. Transactions of China Electro Technical Society, 2010, 25(10): 115-121. (in Chinese)

- [5] Zhou Xunwei, Zhang Xingzhu, Liu Jianggang, et al. Investigation of candidate VRM topologies for future microprocessors [C]// Anaheim: IEEE APEC 1998, 1998, 1: 145-150.
- [6] Poon N K, Li C P, M H. A low cost DC-DC stepping inductance voltage regulator with fast transient loading response [J]. IEEE APEC, 2011(1): 268-272.
- [7] Vazquez R, Barrado A, Olias E, et al. Theoretical study and implementation of a high dynamic performance, high efficiency and low voltage hybrid power supply [C]// Vancouver: Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, 2001(3): 1 517-1 522.
- [8] Wei Jia, Xu Peng, Wu Hopu, et al. Comparison of three topology candidates for 12 V VRM [C]// Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Anaheim: Sixteenth Annual IEEE, 2001(1): 245-251.
- [9] Xu Peng, Wei Jia, Fred C Lee. The active-clamp couple-buck converter-a novel high efficiency voltage regulator mudules [C]// Anaheim: Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE, 2001 (1): 252-257.
- [10] Xu Peng, Wei Jia, Fred C Le. Multiphase coupled-Buck converter-a novel high efficient for 12 V voltage regulator module [J]. IEEE Trans on Power Electron, 2003, 18(1): 74-82.
- [11] Zhang Zhiliang, Eberle W, Yanfei Liu, et al. A novel non-isolated ZVS asymmetrical buck converter for 12 V voltage regulators [C]// Rhodes: Proc Power Electronics Specialists Conference, 2008. PESC 2008. IEEE, Greece, 2008: 974-978.
- [12] Zhou Xunwei, Yang Bo, Luca Amoroso, et al. A novel high-input-voltage, high efficiency and fast transient voltage regulator module-push-pull forward converter [C]// Dallas: Applied Power Electronics Conference and Exposition, 1999. APEC'99. Fourteenth Annual, 1999(1): 279-283.
- [13] Xu Peng, Ye Mao, Jia Xiaochuan, et al. The integrated-filter push-pull forward converter for 48 V input voltage regulator modules [C]// Blacksburg: CPES Seminar 2001, 2001: 257-264.

[责任编辑: 刘 健]